

PCT/JP00/00603

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

02.10.00

JP00/6838

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1999年10月 5日

REC'D 17 NOV 2000
WIPO PCT

出願番号  
Application Number:

平成11年特許願第284214号

EV

出願人  
Applicant(s):

株式会社ケンウッド

PRIORITY  
DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年11月 6日

特許庁長官  
Commissioner,  
Patent Office

及川耕造

出証番号 出証特2000-3089969

特平11-284214

**【審類名】** 特許願**【整理番号】** P07-972178**【提出日】** 平成11年10月 5日**【あて先】** 特許庁長官 殿**【国際特許分類】** H04L 27/22

H04L 7/00

H04L 7/10

**【発明者】****【住所又は居所】** 東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内**【氏名】** 白石 繁一**【発明者】****【住所又は居所】** 東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内**【氏名】** 堀井 昭浩**【発明者】****【住所又は居所】** 東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内**【氏名】** 松田 畏治**【特許出願人】****【識別番号】** 000003595**【氏名又は名称】** 株式会社ケンウッド**【代理人】****【識別番号】** 100077850**【弁理士】****【氏名又は名称】** 荒田 哲仁朗**【代理人】****【識別番号】** 100095407**【弁理士】**

特平11-284214

【氏名又は名称】 木村 満

【手数料の表示】

【予納台帳番号】 038380

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9903184

【ブルーフの要否】 要

## 特平11-284214

【審査名】 明細書

【発明の名称】 同期捕捉回路及び同期捕捉方法

【特許請求の範囲】

【請求項1】

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

所定の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第2のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期を検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記第1乃至第3のパターン検出手段のいずれかがフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生手段とを備える、

ことを特徴とする同期捕捉回路。

【請求項2】

各前記第1乃至第3のパターン検出手段は、それぞれ、

受信したベースバンド信号の位相を特定して、特定した位相に対応したデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に所定のフレーム同期パターンが含まれているか否かを判別する信号判別手段とを備える、

ことを特徴とする請求項1に記載の同期捕捉回路。

【請求項3】

前記信号変換手段は、

## 特平11-284214

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ  $\phi = 45^\circ \times n$  ( $n$  は 0 ~ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する 8 つのデマッピング手段を備え、

前記信号判別手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つによりデジタル信号系列に所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記キャリア再生手段に通知する手段とを備える、ことを特徴とする請求項 2 に記載の同期捕捉回路。

#### 【請求項 4】

各前記第 1 乃至第 3 のパターン検出手段は、それぞれ、

ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段とを備え、

前記キャリア再生手段は、

前記第 1 乃至第 3 のパターン検出手段のうちのいずれがフレーム同期パターンを検出したかを特定する特定手段と、

前記第 1 乃至第 3 のパターン検出手段のうち、前記特定手段により特定されたものが備える前記複素演算実行手段が位相を回転させたベースバンド信号を選択する信号選択手段と、

前記信号選択手段により選択されたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

## 特平11-284214

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記第1乃至第3のパターン検出手段のうち、前記特定手段により特定されたものが備える前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える。

ことを特徴とする請求項1、2又は3に記載の同期捕捉回路。

**【請求項5】**

受信電波を周波数変換して得られた中間周波信号により伝送されたベースバンド信号を受信してBSディジタル放送における無線周波チャンネルを捕捉する同期捕捉回路であって、

無線周波チャンネルを捕捉するための中間周波信号の周波数範囲全体に対応した周波数誤差を含むベースバンド信号を受信し、周波数誤差の範囲に応じたデジタル信号への変換を行ってフレーム同期パターンを検出し、フレーム同期パターンを検出したベースバンド信号に含まれる周波数誤差の範囲に基づいて、ベースバンド信号の周波数に同期するキャリアを再生してフレーム同期を確立する、ことを特徴とする同期捕捉回路。

**【請求項6】**

受信信号をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

シンボル単位で位相変調された受信ベースバンド信号の位相を特定して、特定した位相に対応するデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、中間周波信号の所定の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲より

## 特平11-284214

も、高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第2のパターン検出手段と、

前記信号変換手段の変換により生成されたディジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第2のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記信号変換手段の変換により生成されたディジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第4のパターン検出手段と、

前記信号変換手段の変換により生成されたディジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第4のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第5のパターン検出手段と、

前記第1乃至第5のパターン検出手段のいずれかがフレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に対応したオフセット周波数だけベースバンド信号の周波数を変換して前記信号変換手段に位相を特定させることにより、前記第1のパターン検出手段にフレーム同期パターンを検出させてフレーム同期を確立する周波数制御手段とを備える、

ことを特徴とする同期捕捉回路。

**【請求項 7】**

前記信号変換手段は、

## 特平11-284214

ベースバンド信号の位相に対応したディジタル信号に変換する際にディジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ  $\phi = 45^\circ \times n$  ( $n$  は 0 ~ 7 の整数) だけ回転した位相平面上でベースバンド信号の位相を特定してディジタル信号に変換する 8 つのデマッピング手段を備え、

前記第 1 のパターン検出手段は、

前記 8 つのデマッピング手段それぞれの変換により生成された各ディジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する 8 つの系列判別手段と、

前記 8 つの系列判別手段のうちの少なくとも 1 つにより所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記周波数制御手段に通知する手段とを備え、

前記第 2 及び第 4 のパターン検出手段は、

それが前記 8 つのデマッピング手段の変換により生成された各ディジタル信号系列のうち 3 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 1 の回転系列判別手段を備え、

前記第 3 及び第 5 のパターン検出手段は、

それが前記 8 つのデマッピング手段の変換により生成された各ディジタル信号系列のうち 4 つを用いて所定のフレーム同期パターンが含まれているか否かを判別する 8 つの第 2 の回転系列判別手段を備える、

ことを特徴とする請求項 6 に記載の同期捕捉回路。

#### 【請求項 8】

前記第 1 及び第 2 の回転系列判別手段は、

ディジタル信号系列をビット毎に遅延させる遅延手段と、

前記遅延手段から、受信時刻の経過に従って判定基準境界線の位相が同一方向に回転するようにディジタル信号系列を抽出して所定のフレーム同期パターンが含まれているか否かを判別する手段を備える、

ことを特徴とする請求項 7 に記載の同期捕捉回路。

#### 【請求項 9】

前記第 2 のパターン検出手段が備える前記第 1 の回転系列判別手段と前記第 4

## 特平11-284214

のパターン検出手段が備える前記第1の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からディジタル信号系列を抽出し、

前記第3のパターン検出手段が備える前記第2の回転系列判別手段と前記第5のパターン検出手段が備える前記第2の回転系列判別手段は、受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延手段からディジタル信号系列を抽出する、

ことを特徴とする請求項8に記載の同期捕捉回路。

**【請求項10】**

前記周波数制御手段は、  
ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段と、

前記複素演算実行手段により位相が回転させられたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える、

ことを特徴とする請求項6乃至9のいずれか1項に記載の同期捕捉回路。

**【請求項11】**

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉するための同期捕捉方法であって、

所定の周波数範囲にある中間周波信号により伝送されるベースバンド信号を受信して所定のフレーム同期パターンを検出する第1のパターン検出ステップと、

## 特平11-284214

前記第1のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第1のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第2のパターン検出ステップと、

前記第1のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第1及び第2のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第3のパターン検出ステップと、

前記第1乃至第3のパターン検出ステップのいずれかにおいてフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生ステップとを備える、

ことを特徴とする同期捕捉方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

この発明は、R Fチャンネルを捕捉するための同期捕捉回路に係り、特に、短時間でR Fチャンネルを捕捉することができる同期捕捉回路に関する。

**【0002】****【従来の技術】**

B S (Broadcasting Satellite) ディジタル放送を受信する際に所定の周波数のR F (Radio Frequency) チャンネルを捕捉するために同期を確立する同期捕捉回路として、図15に示すようなものがある。

**【0003】**

B Sディジタル放送は、種々のディジタル変調方式を時間分割して多重化したフレーム構成でディジタル信号を伝送することとしており、R Fチャンネルを捕捉するためには、フレーム同期パターンを検出して同期を確立する必要がある。

このフレーム同期パターンは、B P S K変調方式により伝送される20シンボ

## 特平11-284214

ルのデジタル信号で構成され、図15に示すような同期捕捉回路は、BPSKデマッパ73によりデジタル信号を復元し、フレーム同期パターン検出回路74により所定のフレーム同期パターンを検出する。

## 【0004】

BPSKデマッパ73は、ベースバンド信号の同相（I : In-phase）成分と直交（Q : Quadrature-Phase）成分に基づいてI-Qベクトル平面上での信号点位置を特定し、その信号点位置から求められる位相によりデジタル信号の値（0又は1）を特定する。

例えば、BPSKデマッパ73は、図16に示すようなI-Qベクトル平面において、信号点が斜線部にあればデジタル信号の値を“1”とし、信号点が白地部にあれば“0”とする。すなわち、BPSKデマッパ73は、受信信号の位相を示す信号点がI-Qベクトル平面上のBPSK判定基準境界線BLにより分けられる2つの領域のいずれに存在するかにより、伝送されたデジタル信号の値を特定する。

## 【0005】

ここで、BSデジタル放送を受信する際には、まず、受信電波をODU（Outdoor Unit）にて中間周波信号であるBS-I.F（Broadcasting Satellite-Intermediate Frequency）信号にダウンコンバートする。

そして、このBS-I.F信号を所定の周波数に固定された局部発振信号を用いて準同期検波することにより、ベースバンド信号を得る。

準同期検波を行う際に用いられる局部発振信号は、所定の周波数に固定されていることから、ODUにてダウンコンバートする際に生じた周波数誤差は、BS-I.F信号に現れると共に、ベースバンド信号にも現れることとなる。

## 【0006】

また、このような同期捕捉回路では、フレーム同期パターンを検出する際、キャリア（搬送波）を再生するための周波数同期が行われない。

このため、フレーム同期パターンを検出する際には、BPSKデマッパ73がベースバンド信号から特定するI-Qベクトル平面上の信号点は、周波数誤差により、シンボル毎にI-Qベクトル平面上を回転方向に移動する。つまり、受信

## 特平11-284214

信号位相角が変化して位相回転が生じる。

## 【0007】

すなわち、例えば、送信側でビット”1”を割り当てた信号点の位置は、受信側では、20ビットのフレーム同期パターンを示すシンボルを受信する間に、図17に示すようなI-Qベクトル平面上を回転方向に移動していく。

## 【0008】

こうした周波数誤差を含んだベースバンド信号から正しくフレーム同期パターンを検出するためには、送信側にて所定のデジタル信号の値（”0”又は”1”）を割り当てた信号点が、受信側でフレーム同期パターンを構成するシンボルを受信する間に、I-Qベクトル平面上のBPSK判定基準境界線BLを跨がないようにしなければならない。

## 【0009】

ここで、送信側で所定のデジタル信号の値（”0”又は”1”）を割り当てた信号点が、受信側でI-Qベクトル平面上のBPSK判定基準境界線BLを跨いでしまうと、BPSKデマッパ73は、それ以後、反転したデジタル信号の値に変換する。従って、フレーム同期パターンを正しく検出することができない。

## 【0010】

## 【発明が解決しようとする課題】

上記従来の同期捕捉回路では、BPSK判定基準境界線BLが固定された1つのI-Qベクトル平面上で信号点の位置を特定し、デジタル信号に変換している。

## 【0011】

この点、BSディジタル放送の伝送方式に対応するため、BPSK判定基準境界線BLの位置が異なる（位相が回転した）複数のBPSKデマッパを設けて、ベースバンド信号に位相誤差が生じてもフレーム同期パターンを正しく検出できるようにした同期捕捉回路がある。

## 【0012】

しかし、このような同期捕捉回路でも、各BPSKデマッパでは、BPSK判

## 特平11-284214

定基準境界線B Lを固定した1つのI-Qベクトル平面上で信号点の位置を特定してデジタル信号に変換することから、ベースバンド信号に含まれる周波数誤差が所定の値より大きくなる場合には、フレーム同期パターンを正しく検出することができなかった。

## 【0013】

ここで、BPSK判定基準境界線B Lを固定した場合、送信側で所定のデジタル信号の値(0又は1)を割り当てた信号点が、受信側でフレーム同期パターンを示すシンボルを受信する間にBPSK判定基準境界線B Lを跨ぐことなく受信することができる最大の周波数誤差 $\Delta f$ は、数式1により求められる。

## 【0014】

## 【数1】

$$\Delta f = ((\pi/N) / 2\pi) \times F_s$$

ここで、 $\pi$ は円周率を示し、Nはフレーム同期パターンのシンボル数を示し、 $F_s$ は、シンボルレートを示す。

## 【0015】

これにより、例えば、シンボルレートが28.860MHzであるBSデジタル放送の場合、20シンボルで構成されるフレーム同期パターンを正しく検出できるための最大の周波数誤差は、+/-721.5kHzとなる。

## 【0016】

一方、BSデジタル放送では、1つのRFチャンネルを捕捉する際、ベースバンド信号に含まれる周波数誤差が+/-2MHzとなる範囲からフレーム同期パターンを検出できなければならない。

## 【0017】

このため、従来の同期捕捉回路では、AFC回路79の出力を調整して、ベースバンド信号に含まれる周波数誤差が0Hzである場合にフレーム同期パターンを検出するためのスキャンと、周波数誤差が+1.3MHzである場合にフレーム同期パターンを検出するためのスキャンと、周波数誤差が-1.3MHzである場合にフレーム同期パターンを検出するためのスキャンという、3通りのスキャンを順次実行する必要があった。

特平11-284214

## 【0018】

このような従来の同期捕捉回路によると、R Fチャンネルを捕捉するための周波数と受信側にて選局するためのローカル発振器の周波数との偏差が最大となる場合に、ベースバンド信号に含まれる周波数誤差が最大となる。

この場合には、上記3通りのスキャンを順次実行する必要があり、R Fチャンネルを捕捉するまでに長い時間を要していた。

## 【0019】

この発明は、上記実状に鑑みてなされたものであり、短時間で同期を確立してチャンネルを捕捉することができる同期捕捉回路を提供することを目的とする。

## 【0020】

## 【課題を解決するための手段】

上記目的を達成するため、この発明の第1の観点に係る同期捕捉回路は、受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する回路であって、

所定の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第2のパターン検出手段と、

前記第1のパターン検出手段がフレーム同期を検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を受信して、所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記第1乃至第3のパターン検出手段のいずれかがフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生手段とを備える、

ことを特徴とする。

## 【0021】

## 特平11-284214

この発明によれば、第1乃至第3のパターン検出手段により異なる周波数範囲にある中間周波信号により伝送されたベースバンド信号を同時に受信して、フレーム同期パターンを検出することができる。

これにより、素早くフレーム同期を確立して短時間でRFチャンネルを捕捉することができる。

## 【0022】

各前記第1乃至第3のパターン検出手段は、それぞれ、受信したベースバンド信号の位相を特定して、特定した位相に対応したデジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたデジタル信号に所定のフレーム同期パターンが含まれているか否かを判別する信号判別手段とを備えることが望ましい。

これにより、BPSK変調方式等の位相変調方式により伝送されるフレーム同期パターンを検出することができる。

## 【0023】

前記信号変換手段は、

ベースバンド信号の位相に対応したデジタル信号に変換する際にデジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ （nは0～7の整数）だけ回転した位相平面上でベースバンド信号の位相を特定してデジタル信号に変換する8つのデマッピング手段を備え、

前記信号判別手段は、

前記8つのデマッピング手段それぞれの変換により生成された各デジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する8つの系列判別手段と、

前記8つの系列判別手段のうちの少なくとも1つによりデジタル信号系列に所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記キャリア再生手段に通知する手段とを備えることが望ましい。

これにより、階層化伝送方式といった、各種の変調方式が多重化されて情報が

## 特平11-284214

伝送される場合にベースバンド信号に位相誤差が生じてもフレーム同期パターンを正しく検出することができる。

## 【0024】

また、各前記第1乃至第3のパターン検出手段は、それぞれ、  
ベースバンド信号の位相を回転させるための波形データを生成する波形データ作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド信号との複素演算を実行することによりベースバンド信号の位相を回転させる複素演算実行手段とを備え、

前記キャリア再生手段は、

前記第1乃至第3のパターン検出手段のうちのいずれがフレーム同期パターンを検出したかを特定する特定手段と、

前記第1乃至第3のパターン検出手段のうち、前記特定手段により特定されたものが備える前記複素演算実行手段が位相を回転させたベースバンド信号を選択する信号選択手段と、

前記信号選択手段により選択されたベースバンド信号の位相と絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号に含まれる周波数誤差を特定する周波数誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記第1乃至第3のパターン検出手段のうち、前記特定手段により特定されたものが備える前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備えることが望ましい。

これにより、フレーム同期が確立した場合にベースバンド信号に含まれる位相誤差や周波数誤差を除去する位相同期や周波数同期を行うことができる。

## 【0025】

また、この発明の第2の観点に係る同期捕捉回路は、  
受信電波を周波数変換して得られた中間周波信号により伝送されたベースバン

## 特平11-284214

ド信号を受信してB Sディジタル放送における無線周波チャンネルを捕捉する回路であって、無線周波チャンネルを捕捉するための中間周波信号の周波数範囲全体に対応した周波数誤差を含むベースバンド信号を受信し、周波数誤差の範囲に応じたディジタル信号への変換を行ってフレーム同期パターンを検出し、フレーム同期パターンを検出したベースバンド信号に含まれる周波数誤差の範囲に基づいて、ベースバンド信号の周波数に同期するキャリアを再生してフレーム同期を確立する。

ことを特徴とする。

## 【0026】

この発明によれば、B Sディジタル放送の無線周波チャンネルを捕捉するために受信したベースバンド信号に含まれる周波数誤差の範囲に応じて変換したディジタル信号からフレーム同期パターンを検出することができ、素早くフレーム同期を確立して、短時間でR Fチャンネルを捕捉することができる。

## 【0027】

また、この発明の第3の観点に係る同期捕捉回路は、  
受信信号をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉する同期捕捉回路であって、

シンボル単位で位相変調された受信ベースバンド信号の位相を特定して、特定した位相に対応するディジタル信号に変換する信号変換手段と、

前記信号変換手段の変換により生成されたディジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、中間周波信号の所定の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第1のパターン検出手段と、

前記信号変換手段の変換により生成されたディジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第2のパ

## 特平11-284214

ターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第2のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに高周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレーム同期パターンを検出する第3のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第1のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第4のパターン検出手段と、

前記信号変換手段の変換により生成されたデジタル信号に基づいて、前記無線周波チャンネルに割り当てられる帯域の中心周波数が、前記第4のパターン検出手段によりフレーム同期パターンを検出可能な中間周波信号の周波数範囲よりも、さらに低周波の周波数範囲内にある中間周波信号の周波数に対応する場合に、ベースバンド信号により伝送される所定のフレームパターンを検出する第5のパターン検出手段と、

前記第1乃至第5のパターン検出手段のいずれかがフレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に対応したオフセット周波数だけベースバンド信号の周波数を変換して前記信号変換手段に位相を特定させることにより、前記第1のパターン検出手段にフレーム同期パターンを検出させてフレーム同期を確立する周波数制御手段とを備える、

ことを特徴とする。

### 【0028】

この発明によれば、第1乃至第5のパターン検出手段は、それぞれ、信号変換手段の変換により生成されたデジタル信号に基づいて、無線周波チャンネルに割り当てられた帯域の中心周波数が、所定の周波数範囲にある中間周波信号の周

## 特平11-284214

波数に対応する場合に、フレーム同期パターンを検出することができる。

そして、フレーム同期パターンを検出すると、ベースバンド信号に含まれる周波数誤差に応じたオフセット周波数だけベースバンド信号の周波数を変更して、第1のパターン検出手段によりフレーム同期パターンを検出することができる。

これにより、第1のパターン検出手段を他のパターン検出手段よりも広い帯域のベースバンド信号からフレーム同期パターンを検出することができるようにしておくことで、広い周波数範囲を素早くスキャンすると共に、安定したフレーム同期を確立することができる。

## 【0029】

また、前記信号変換手段は、

ベースバンド信号の位相に対応したディジタル信号に変換する際にディジタル信号の値を特定する基準となる判定基準境界線の位相が、それぞれ $\phi = 45^\circ \times n$ （nは0～7の整数）だけ回転した位相平面上でベースバンド信号の位相を特定してディジタル信号に変換する8つのデマッピング手段を備え、

前記第1のパターン検出手段は、

前記8つのデマッピング手段それぞれの変換により生成された各ディジタル信号系列に所定のフレーム同期パターンが含まれているか否かを判別する8つの系列判別手段と、

前記8つの系列判別手段のうちの少なくとも1つにより所定のフレーム同期パターンが含まれていると判別されると、フレーム同期パターンが検出されたことを前記周波数制御手段に通知する手段とを備え、

前記第2及び第4のパターン検出手段は、

それぞれが前記8つのデマッピング手段の変換により生成された各ディジタル信号系列のうち3つを用いて所定のフレーム同期パターンが含まれているか否かを判別する8つの第1の回転系列判別手段を備え、

前記第3及び第5のパターン検出手段は、

それぞれが前記8つのデマッピング手段の変換により生成された各ディジタル信号系列のうち4つを用いて所定のフレーム同期パターンが含まれているか否かを判別する8つの第2の回転系列判別手段を備えることが望ましい。

## 特平11-284214

## 【0030】

また、前記第1及び第2の回転系列判別手段は、  
デジタル信号系列をピット毎に遅延させる遅延手段と、  
前記遅延手段から、受信時刻の経過に従って判定基準境界線の位相が同一方向  
に回転するようにデジタル信号系列を抽出して所定のフレーム同期パターンが  
含まれているか否かを判別する手段を備えることが望ましい。  
これにより、第2乃至第5のパターン検出手段は、それぞれ異なった周波数範  
囲に対応するベースバンド信号により伝送されるフレーム同期パターンを検出す  
ることができる。

## 【0031】

より具体的には、前記第2のパターン検出手段が備える前記第1の回転系列判  
別手段と前記第4のパターン検出手段が備える前記第1の回転系列判別手段は、  
受信時刻の経過に従って判定基準境界線の位相が回転する方向が、互いに逆とな  
るように前記遅延手段からデジタル信号系列を抽出し、

前記第3のパターン検出手段が備える前記第2の回転系列判別手段と前記第5  
のパターン検出手段が備える前記第2の回転系列判別手段は、受信時刻の経過に  
従って判定基準境界線の位相が回転する方向が、互いに逆となるように前記遅延  
手段からデジタル信号系列を抽出することが望ましい。

## 【0032】

また、前記周波数制御手段は、  
ベースバンド信号の位相を回転させるための波形データを生成する波形データ  
作成手段と、

前記波形データ作成手段により作成された波形データと受信したベースバンド  
信号との複素演算を実行することによりベースバンド信号の位相を回転させる複  
素演算実行手段と、

前記複素演算実行手段により位相が回転させられたベースバンド信号の位相と  
絶対位相とを比較して位相誤差を特定する位相誤差特定手段と、

前記位相誤差特定手段により特定された位相誤差に基づいてベースバンド信号  
に含まれる周波数誤差を特定する周波数誤差特定手段と、

## 特平11-284214

前記位相誤差特定手段により特定された位相誤差と前記周波数誤差特定手段により特定された周波数誤差に基づいて、前記波形データ作成手段を制御して、ベースバンド信号に含まれる位相誤差と周波数誤差を除去するためのキャリアを再生する手段とを備える。

ことが望ましい。

## 【0033】

また、この発明の第4の観点に係る同期捕捉方法は、

受信電波をダウンコンバートした中間周波信号により伝送されたベースバンド信号を受信して無線周波チャンネルを捕捉するための方法であって、

所定の周波数範囲にある中間周波信号により伝送されるベースバンド信号を受信して所定のフレーム同期パターンを検出する第1のパターン検出ステップと、

前記第1のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、高周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第1のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第2のパターン検出ステップと、

前記第1のパターン検出ステップにてフレーム同期パターンを検出可能なベースバンド信号を伝送する中間周波信号の周波数範囲よりも、低周波の周波数範囲にある中間周波信号により伝送されたベースバンド信号を前記第1及び第2のパターン検出ステップと同時に受信して、所定のフレーム同期パターンを検出する第3のパターン検出ステップと、

前記第1乃至第3のパターン検出ステップのいずれかにおいてフレーム同期パターンを検出すると、フレーム同期を確立してベースバンド信号に含まれる周波数誤差を除去するためのキャリアを再生するキャリア再生ステップとを備える、

ことを特徴とする。

## 【0034】

## 【発明の実施の形態】

## (第1の実施の形態)

以下に、図面を参照して、この発明の第1の実施の形態に係る同期捕捉回路に

## 特平11-284214

について詳細に説明する。

この同期捕捉回路は、ODU (OutDoor Unit) 等が受信電波をダウンコンバートすることにより得られたBS-I.F. (Broadcasting Satellite-Intermediate Frequency) 信号を、直交検波器で準同期検波し、得られたベースバンド信号を量子化したものを受け取って同期を確立する。

## 【0035】

この同期捕捉回路に入力されるベースバンド信号は、必要とするC/N (Carrier-to-Noise ratio) 値が異なる複数の変調方式、例えば8PSK (Phase Shift Keying) 変調、QPSK (Quadrature PSK) 変調、BPSK (Binary PSK) 変調が時間毎に組み合わされ、フレーム毎に繰り返し伝送される。このような伝送方式を階層化伝送方式という。

## 【0036】

図1は、この階層化伝送方式のフレーム構造を示す図である。

図示するように、このフレームは、39936シンボルで1フレームを形成し、192シンボルからなるヘッダ部100と、複数の対として形成された203シンボルの主信号部101及び4シンボルのバーストシンボル部102とから構成される。

## 【0037】

ヘッダ部100は、BPSK変調で伝送されるフレーム同期パターン110と、TMCC (Transmission and Multiplexing Configuration Control) データ111と、スーパーフレーム識別パターン112とを含んでいる。

## 【0038】

フレーム同期パターン110は、32ビットのうち所定の20ビットを使用してフレーム同期を確立するためのビットストリームを伝送するためのものである。このフレーム同期を確立するためのビットストリームを送出する順に( $S_{19} S_{18} S_{17} \dots S_1 S_0$ )とすると、 $(S_{19} S_{18} S_{17} \dots S_1 S_0) = (11101100110100101000)$ である。

## 【0039】

TMCCデータ111は、時間分割で多重化された変調方式の多重構成を示す

## 特平11-284214

伝送多重構成識別データである。

#### 【0040】

ところで、このフレームは、8つのフレームによりスーパーフレームを構成する。そして、スーパーフレーム識別パターン112は、各フレームのスーパーフレーム内での位置を識別するためのパターンである。

#### 【0041】

主信号部101は、TC8PSK (Trellis-Coded 8PSK) やQPSKといった変調方式を用いて伝送される。また、バーストシンボル部102は、BPSKを用いて伝送され、フレームごとにリセットされるPN (Pseudo Noise) 信号であり、エネルギー拡散がなされている。

#### 【0042】

また、送信側では、各変調方式毎に以下に述べるようなマッピングが行われる

#### 【0043】

図2 (a) は、変調方式に8PSKを用いた場合の信号点配置を示す。

8PSK変調方式は、3ビットのデジタル信号 (abc : a, b, c = 0又は1) を図2 (a) に示すような8つの異なる位相に割り当てて伝送する方式である。

#### 【0044】

すなわち、この8PSK変調方式において1シンボルを構成するビットの組み合わせは、(000)、(001)、(010)、(011)、(100)、(101)、(110)、(111)の8通りである。そして、これら3ビットからなるデジタル信号は、図2 (a) の送信側I-Q (In phase-Quadrature) ベクトル平面上の信号点配置”0”～”7”に変換される。この変換を8PSKマッピングと呼ぶ。

#### 【0045】

図2 (a) では、一例として、ビット列(000)を信号点配置”0”に、ビット列(001)を信号点配置”1”に、ビット列(101)を信号点配置”2”に、ビット列(100)を信号点配置”3”に、ビット列(110)を信号点

## 特平11-284214

配置”4”に、ビット列(111)を信号点配置”5”に、ビット列(011)を信号点配置”6”に、ビット列(010)を信号点配置”7”に変換している

## 【0046】

図2(b)は、変調方式にQPSKを用いた場合の信号点配置を示す。

QPSK変調方式は、2ビットのデジタル信号( $d, e : d, e = 0$ 又は1)を図2(b)に示すような4つの異なる位相に割り当てて伝送する方式である。

## 【0047】

すなわち、このQPSK変調方式において1シンボルを構成するビットの組み合わせは、(00)、(01)、(10)、(11)の4通りである。そして、図2(b)では、一例として、ビット列(00)を信号点配置”1”に、ビット列(10)を信号点配置”3”に、ビット列(11)を信号点配置”5”に、ビット列(01)を信号点配置”7”に変換する。この変換をQPSKマッピングと呼ぶ。

なお、図2(b)において、信号点配置と配置番号の関係は、8PSKの場合、すなわち図2(a)における信号点配置と配置番号の関係と同一としている。

## 【0048】

同様に、図2(c)は、変調方式にBPSKを用いた場合の信号点は位置を示し、BPSK変調方式は、1ビットのデジタル信号( $f : f = 0$ 又は1)を2つの異なる位相に割り当てて伝送する。

図2(c)では、一例として、ビット(0)を信号点配置”0”に、ビット(1)を信号点配置”4”に変換する。この変換をBPSKマッピングと呼ぶ。

## 【0049】

このような階層化伝送方式でデジタル信号を伝送するための搬送波を受信して同期をとる同期捕捉回路は、図3に示すように、数値制御発振器1-1～1-3と、複素演算回路2-1～2-3と、帯域制限フィルタ3-1～3-3と、BPSK(Binary Phase Shift Keying)デマッパー4-1～4-3と、フレーム同期パターン検出回路5-1～5-3と、タイミング生成回路6と、セレクタ7と、位相誤差検出回路8と、周波数誤差演算回路9と、ループフィルタ10と、A

## 特平11-284214

F C (Automatic Frequency Control) 回路 11 を備えている。

## 【0050】

数値制御発振器 1-1～1-3 は、それぞれ正弦波データ  $\sin \theta_1 \sim \sin \theta_3$  及び余弦波データ  $\cos \theta_1 \sim \cos \theta_3$  を生成するためのものであり、A F C 回路 11 から受けた位相信号  $\theta_1 \sim \theta_3$  に応じた正弦波形或いは余弦波形の振幅を示すデジタル信号を生成してそれぞれ複素演算回路 2-1～2-3 に送る。

## 【0051】

複素演算回路 2-1～2-3 は、反転回路、乗算器等から構成され、量子化されたベースバンド信号の位相誤差、周波数誤差を除去するための演算を実行するためのものである。

より具体的には、複素演算回路 2-1～2-3 は、それぞれ位相誤差、周波数誤差を含んだベースバンド信号の同相成分 I と直交成分 Q を受ける。また、複素演算回路 2-1～2-3 は、それぞれ数値制御発振器 1-1～1-3 から正弦波データ  $\sin \theta_1 \sim \sin \theta_3$  及び余弦波データ  $\cos \theta_1 \sim \cos \theta_3$  を受けれる。そして、複素演算回路 2-1～2-3 は、正弦波データ  $\sin \theta_1 \sim \sin \theta_3$  及び余弦波データ  $\cos \theta_1 \sim \cos \theta_3$  に反転処理等を施した後、ベースバンド信号の同相成分 I 及び直交成分 Q にかけあわせ、I (同相) 信号 R I 1～R I 3 と Q (直交) 信号 R Q 1～R Q 3 を生成する。

複素演算回路 2-1～2-3 は、それぞれ生成した I 信号 R I 1～R I 3 と Q 信号 R Q 1～R Q 3 を帯域制限フィルタ 3-1～3-3 に送る。

## 【0052】

帯域制限フィルタ 3-1～3-3 は、レイズドコサイン特性のデジタルローラオフフィルタ等から構成され、それぞれ複素演算回路 2-1～2-3 から受けた I 信号 R I 1～R I 3 と Q 信号 R Q 1～R Q 3 の通過帯域を制限して、符号間干渉のないデータ波形を生成するためのものである。帯域制限フィルタ 3-1～3-3 は、帯域を制限した I 信号 D I 1～D I 3 と Q 信号 D Q 1～D Q 3 を、それぞれ B P S K デマッパー 4-1～4-3 に送る。

また、帯域制限フィルタ 3-1～3-3 は、I 信号 D I 1～D I 3 と Q 信号 D

## 特平11-284214

Q1～DQ3をセレクタ7にも送る。

## 【0053】

BPSKデマッパ4-1～4-3は、BPSK変調されて伝送される20シンボルのフレーム同期パターン110を検出するために、送信側にて施されるBPSKマッピングとは逆に、ベースバンド信号の信号点位置からディジタル信号を復元するためのものである。

より具体的には、BPSKデマッパ4-1～4-3は、それぞれ帯域制限フィルタからI信号DI1～DI3とQ信号DQ1～DQ3を受けて、図4(a)～(h)に例示するような受信側のI-Qベクトル平面上での受信信号点を求める。BPSKデマッパ4-1～4-3は、I-Qベクトル平面上の受信信号点の位置に応じたディジタル信号(0又は1)に変換する。

ここで、各BPSKデマッパ4-1～4-3は、図5に示すように、それぞれ8つのBPSKデマッピング回路20～27を備えている。

## 【0054】

BPSKデマッピング回路20～27は、ROM(Read Only Memory)等から構成され、各BPSKデマッピング回路20～27は、図4(a)～(h)に示すような、BPSK判定基準境界線BLの位相が異なる8通りのI-Qベクトル平面のうちのいずれか1つを用いてディジタル信号への変換を行う。

すなわち、BPSKデマッピング回路20～27は、送信側のI-Qベクトル平面を $\phi = 45^\circ \times n$ (n=0～7の整数)だけ回転させた場合に対応するべくBPSK判定基準境界線BLの位相を回転させたI-Qベクトル平面上で、受信信号点を特定してディジタル信号に変換する。

## 【0055】

以下では、BPSKデマッピング回路20が、図4(a)に示すI-Qベクトル平面を用いてディジタル信号への変換を行い、以下順に、BPSKデマッピング回路21～27が、それぞれ図4(b)～(h)に示すI-Qベクトル平面を用いてディジタル信号への変換を行うものとする。

そして、各BPSKデマッピング回路20～27は、復元したディジタル信号のビットストリームB0～B7をフレーム同期パターン検出回路5-1～5-3

## 特平11-284214

に送る。

## 【0056】

図3のフレーム同期パターン検出回路5-1～5-3は、BPSKデマッパ4-1～4-3が復元したディジタル信号からフレーム同期パターンを検出するためのものである。各フレーム同期パターン検出回路5-1～5-3は、この同期捕捉回路が受信したベースバンド信号に含まれる周波数誤差の大きさに応じた3つの異なる周波数範囲に対応し、BPSKデマッパ4-1～4-3からビットストリームB0～B7を受けてフレーム同期パターン110を検出する。

## 【0057】

すなわち、例えば、フレーム同期パターン検出回路5-1は、周波数誤差が+1.3(MHz)である周波数を中心とした+/-700kHzの周波数範囲に対応し、フレーム同期パターン検出回路5-2は、周波数誤差が0(Hz)である周波数を中心とした+/-700kHzの周波数範囲に対応し、フレーム同期パターン検出回路5-3は、周波数誤差が-1.3(MHz)である周波数を中心とした+/-700kHzの周波数範囲に対応する。

## 【0058】

フレーム同期パターン検出回路5-1～5-3は、いずれも図6に示すような8つの同期検出回路30～37と、ORゲート38とを備える。

## 【0059】

同期検出回路30～37は、いずれも同一の構成を有しており、図7に示すように、20個のシフトレジスタ(遅延ラッチD<sub>0</sub>～D<sub>19</sub>)と、所定のビットに対して論理反転を施すインバータINと、ANDゲートA1とを備えている。

## 【0060】

ANDゲートA1は、遅延ラッチD<sub>0</sub>～D<sub>19</sub>の状態(D<sub>19</sub>D<sub>18</sub>D<sub>17</sub>...D<sub>1</sub>D<sub>0</sub>)が(11101100110100101000)となる場合に高電圧を出力する。これは、フレーム同期パターン110のビットストリームであり、ANDゲートA1の出力が高電位となることにより、同期検出回路30～37は、フレーム同期パターンを検出したことを示す。

ORゲート38は、同期検出回路30～37のうちのいずれかがフレーム同期

## 特平11-284214

パターン110を検出したことをタイミング生成回路6に通知する。

## 【0061】

図3のタイミング生成回路6は、フレーム同期パターン検出回路5-1～5-3からフレーム同期パターン110を検出した旨の通知を受けてフレーム同期を確立するためのものである。

## 【0062】

この際、タイミング生成回路6は、フレーム同期パターン検出回路5-1～5-3のうちのいずれがフレーム同期パターン110を検出したかを判別し、判別したフレーム同期パターン検出回路5-1～5-3に応じた選択信号をセレクタ7に送る。

## 【0063】

すなわち、タイミング生成回路6は、フレーム同期パターン検出回路5-1がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-1から出力されたI信号DI1及びQ信号DQ1を選択させる選択信号を送る。また、タイミング生成回路6は、フレーム同期パターン検出回路5-2がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-2から出力されたI信号DI2及びQ信号DQ2を選択させる選択信号を送る。一方、タイミング生成回路6は、フレーム同期パターン検出回路5-3がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-3から出力されたI信号DI3及びQ信号DQ3を選択させる選択信号を送る。

## 【0064】

また、タイミング生成回路6は、フレーム同期を確立すると、TMCCデータ111を抽出してフレーム多重構成を識別し、周波数誤差演算回路9にTMCC区間を特定するためのTMCC区間信号を送る。

## 【0065】

さらに、タイミング生成回路6は、AFC回路11に切換信号を送り、数値制御発振器1-1～1-3のうちのいずれか1つを、位相信号θ<sub>1</sub>～θ<sub>3</sub>により制御させて、RFチャンネルを捕捉するためのキャリア（搬送波）を再生させる。

## 特平11-284214

対位相との位相誤差（受信信号位相回転角）を求める。

## 【0103】

位相誤差検出回路8は、求めた位相誤差に応じた位相誤差信号P E Dを周波数誤差演算回路9とループフィルタ10に送る。

## 【0104】

周波数誤差演算回路9は、タイミング生成回路6から受けたTMCC区間信号によりTMCC区間を特定し、位相誤差検出回路8から受けた位相誤差信号P E Dにより示されるTMCC区間における位相誤差から、希望周波数と再生キャリアの周波数との差（誤差周波数） $\Delta f$ を求める。

## 【0105】

周波数誤差演算回路9は、求めた誤差周波数 $\Delta f$ をAFC回路11に通知する

## 【0106】

ループフィルタ10は、位相誤差検出回路8から受けた位相誤差信号P E Dを平滑化して位相調整信号L $\Delta f$ とし、AFC回路11に送る。

## 【0107】

AFC回路11は、位相信号 $\theta_1 \sim \theta_3$ のうち、タイミング生成回路6から受けた切換信号に従ったものを、周波数誤差演算回路9から通知された誤差周波数 $\Delta f$ 及びループフィルタ10から受けた位相調整信号L $\Delta f$ に応じて調整して数値制御発振器1-1～1-3のいずれかに供給する。

これにより、複素演算回路2-1～2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリアの周波数誤差を除去するための正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成して希望周波数のチャンネルを捕捉することができる。

## 【0108】

以上説明したように、この発明の第1の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる3つの周波数範囲に対応してフレーム同期パターン110を検出することができる。従って、ODUでのダウンコンバートの際に生じる周波数誤差が所定の範囲内（+/- 2 MHzの範囲

## 特平11-284214

てデマッピングするBPSKデマッピング回路20から受けたビットストリームB0を遅延ラッチD<sub>0</sub>～D<sub>7</sub>により遅延させる。そして、ANDゲートA14-1は、遅延ラッチD<sub>4</sub>～D<sub>7</sub>の状態(D<sub>7</sub>D<sub>6</sub>D<sub>5</sub>D<sub>4</sub>)が(0010)となる場合に高電圧を出力する。

## 【0126】

ANDゲートA15-1は、ANDゲートA10-1～A14-1がいずれも高電圧を出力する場合に、高電圧を出力する。これにより、同期検出回路40-1は、フレーム同期パターン110を検出したとして、ORゲート48-1を介してタイミング生成回路55に通知する。

## 【0127】

図9の同期検出回路41-1～47-1も、それぞれ同期検出回路40-1と同様に、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から受けるビットストリームB0～B7のうちの4つを用いてフレーム同期パターン110を検出できるように構成される。

ここで、同期検出回路40-1～47-1は、それぞれフレーム同期パターン110の第1ビットを受信する時点での受信信号位相回転角が $45^\circ \times n$ (n=0～7の整数)だけ異なる場合に対応できるように適宜検出回路を構成する。

なお、同期検出回路40-1～47-1は、ビットストリームB0～B7をビットストリーム毎に遅延させる遅延ラッチD<sub>0</sub>～D<sub>19</sub>を共有することができ、論理積を求める遅延ラッチD<sub>0</sub>～D<sub>19</sub>の状態に応じた配線を行えばよい。

## 【0128】

図8のフレーム同期パターン検出回路54-2は、複素演算回路51が受けたベースバンド信号に+1.4MHz～+700kHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するため、図12に示すように、8つの同期検出回路40-2～47-2と、ORゲート48-2とを備えている。

## 【0129】

ここで、ベースバンド信号に含まれる周波数誤差が+1.4MHz～+700kHzである場合に正しくフレーム同期パターン110を検出するためには、例えば図13(a)～(c)に示すように、フレーム同期パターン110を示すシ

## 特平11-284214

ンボルを受信している間、すなわち20シンボルを受信する間に、I-Qベクトル平面上のBPSK判定基準境界線LNを2回だけ同一方向に回転してあげればよい。

なお、図13(a)～(c)に示す信号点の位置は、送信側にてビット“1”に対して割り当てられたものを示している。

## 【0130】

そこで、フレーム同期パターン検出回路54-2が備える同期検出回路40-2～47-2は、それぞれ、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から受ける8通りのビットストリームB0～B7のうちの3つを用いてフレーム同期パターン110を検出する。

## 【0131】

例えば、図13(a)～(c)に示したような順でBPSK判定基準境界線LNを回転させたI-Qベクトル平面を用いて変換されたディジタル信号からフレーム同期パターン110を検出する回路が同期検出回路40-2であるとする。

この場合、同期検出回路40-2は、図14に示すように、4つのゲートA10-2～A13-2を備え、ビットストリームごとに直列に接続された遅延ラッチD<sub>0</sub>～D<sub>19</sub>を備えている。

## 【0132】

この同期検出回路40-2は、図4(c)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路22から受けたビットストリームB2を遅延ラッチD<sub>0</sub>～D<sub>19</sub>により遅延させる。そして、ANDゲートA10-2は、遅延ラッチD<sub>13</sub>～D<sub>19</sub>の状態(D<sub>19</sub>D<sub>18</sub>D<sub>17</sub>D<sub>16</sub>D<sub>15</sub>D<sub>14</sub>D<sub>13</sub>)が(1110110)となる場合に高電圧を出力する。

## 【0133】

また、同期検出回路40-2は、図4(e)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路24から受けたビットストリームB4を遅延ラッチD<sub>0</sub>～D<sub>12</sub>により遅延させる。そして、ANDゲートA11-2は、遅延ラッチD<sub>7</sub>～D<sub>12</sub>の状態(D<sub>12</sub>D<sub>11</sub>D<sub>10</sub>D<sub>9</sub>D<sub>8</sub>D<sub>7</sub>)が(011010)となる場合に高電圧を出力する。

## 特平11-284214

## 【0134】

また、同期検出回路40-2は、図4(g)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路26から受けたビットストリームB6を遅延ラッチD<sub>0</sub>~D<sub>6</sub>により遅延させる。そして、ANDゲートA12-2は、遅延ラッチD<sub>0</sub>~D<sub>6</sub>の状態(D<sub>6</sub>D<sub>5</sub>D<sub>4</sub>D<sub>3</sub>D<sub>2</sub>D<sub>1</sub>D<sub>0</sub>)が(0101000)となる場合に高電圧を出力する。

## 【0135】

ANDゲートA13-2は、ANDゲートA10-2~A12-2がいずれも高電圧を出力する場合に、高電圧を出力する。これにより、同期検出回路40-2は、フレーム同期パターン110を検出したとして、ORゲート48-2を介してタイミング生成回路55に通知する。

## 【0136】

図12の同期検出回路41-2~47-2も、それぞれ同期検出回路40-2と同様に、BPSKデマッパ53が備える8つのBPSKデマッピング回路20~27から受けるビットストリームB0~B7のうちの3つを用いてフレーム同期パターン110を検出できるように構成される。

ここで、同期検出回路40-2~47-2は、それぞれフレーム同期パターン110の第1ビットを受信する時点での受信信号位相回転角が45° × n (n=0~7の整数)だけ異なる場合に対応できるように適宜検出回路を構成する。

なお、同期検出回路40-2~47-2は、ビットストリームB0~B7をビットストリーム毎に遅延させる遅延ラッチD<sub>0</sub>~D<sub>19</sub>を共有することができ、論理積を求める遅延ラッチD<sub>0</sub>~D<sub>19</sub>の状態に応じた配線を行えばよい。

## 【0137】

図8のフレーム同期パターン検出回路54-3は、複素演算回路51が受けたベースバンド信号に+700kHz~-700kHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するためのものであり、上記第1の実施の形態におけるフレーム同期パターン検出回路5-1~5-3のいずれか1つと同一の構成を有している。

## 【0138】

## 特平11-284214

フレーム同期パターン検出回路54-4は、複素演算回路51が受けたベースバンド信号に-700kHz~-1.4MHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するためのものである。このフレーム同期パターン検出回路54-4は、フレーム同期パターン110を示すシンボルを受信する間に、フレーム同期パターン検出回路54-2とは逆の位相方向にBPSK判定基準境界線LNを2回だけ回転してデジタル信号を復元するように構成される。

## 【0139】

フレーム同期パターン検出回路54-5は、複素演算回路51が受けたベースバンド信号に-1.4MHz~-2.1MHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するためのものである。このフレーム同期パターン検出回路54-5は、フレーム同期パターン110を示すシンボルを受信する間に、フレーム同期パターン検出回路54-1とは逆の位相方向にBPSK判定基準境界線LNを4回だけ回転してデジタル信号を復元するように構成される。

## 【0140】

タイミング生成回路55は、フレーム同期パターン検出回路54-1~54-5からフレーム同期パターン110を検出した旨の通知を受けるタイミングによりフレーム同期を確立するためのものである。

また、タイミング生成回路55は、フレーム同期を確立すると、TMCCデータ111を抽出してフレーム多重構成を識別し、周波数誤差演算回路57にTMCC区間を特定するためのTMCC区間信号を送る。

## 【0141】

さらに、タイミング生成回路55は、フレーム同期パターン検出回路54-1~54-5のいずれかからフレーム同期パターン110を検出した旨の通知を受けると、フレーム同期パターン検出回路54-1~54-5のうちのどれがフレーム同期パターン110を検出したかを判別する。そして、タイミング生成回路55は、この判別結果に基づいて、AFC回路59にRFチャンネルを捕捉するためのオフセット周波数を通知する。

## 特平11-284214

## 【0142】

位相誤差検出回路56は、帯域制限フィルタ52から受けたI信号DIとQ信号DQに基づいてI-Qベクトル平面上での信号点位置を特定して、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求めるためのものである。

位相誤差検出回路56は、求めた位相誤差に応じた位相誤差信号PEDを生成して周波数誤差演算回路57とループフィルタ58に送る。

## 【0143】

周波数誤差演算回路57は、タイミング生成回路55から受けたTMCC区間信号によりTMCC区間を特定して、位相誤差検出回路56から受けた位相誤差信号PEDに示されたTMCC区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） $\Delta f$ を求めるためのものである。

周波数誤差演算回路57は、求めた誤差周波数 $\Delta f$ をAFC回路59に通知する。

## 【0144】

ループフィルタ58は、位相誤差検出回路56から受けた位相誤差信号PEDを平滑化するローパスフィルタであり、平滑化した位相誤差信号PEDを位相調整信号 $L\Delta f$ としてAFC回路59に供給する。

## 【0145】

AFC回路59は、周波数誤差演算回路57から受けた誤差周波数 $\Delta f$ 及びループフィルタ10から受けた位相調整信号 $L\Delta f$ に応じた位相信号 $\theta$ を生成してキャリア（搬送波）を再生するためのものである。

また、AFC回路59は、タイミング生成回路55から通知されたオフセット周波数に応じた位相信号 $\theta$ により数値制御発振器50を制御して、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出できるような正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成させる。

## 【0146】

次に、この発明の第2の実施の形態に係る同期捕捉回路の動作について説明する。

## 特平11-284214

## 【0147】

この発明の第2の実施の形態に係る同期捕捉回路において、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52と、位相誤差検出回路56と、周波数誤差演算回路57と、ループフィルタ58と、AFC回路59は、複素演算回路51に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア（搬送波）の周波数誤差を除去するためのキャリア再生のループを構成している。

## 【0148】

ここで、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52は、それぞれ上記第1の実施の形態の同期捕捉回路における数値制御発振器1-1～1-3と、複素演算回路2-1～2-3と、帯域制限フィルタ3-1～3-3と同様に動作する。

## 【0149】

この際、AFC回路59は、位相信号θを、複素演算回路51が受けるベースバンド信号に周波数誤差が含まれていない場合（周波数誤差が0Hzの場合）に、複素演算の結果、送信側で所定のデジタル信号（0又は1）に割り当てられた信号点の位相が受信側で回転しないような値に設定する。

## 【0150】

帯域制限フィルタ52から出力されたI信号DI及びQ信号DQは、BPSKデマッパ53と、位相誤差検出回路56に入力される。

## 【0151】

BPSKデマッパ53は、BPSKデミッピング回路20～27により、デジタル信号を復元して、フレーム同期パターン検出回路54-1～54-5に送る。

## 【0152】

フレーム同期パターン検出回路54-1～54-5は、それぞれ、ベースバンド信号に含まれる周波数誤差の異なる範囲に対応して、フレーム同期パターン110を検出する。

## 【0153】

## 特平11-284214

すなわち、フレーム同期パターン検出回路54-1は、複素演算回路51が受けるベースバンド信号に含まれる周波数誤差が+2.1MHz～+1.4MHzである場合に、フレーム同期パターン110を検出する。

## 【0154】

同様に、フレーム同期パターン検出回路54-2は周波数誤差が+1.4MHz～+700kHzである場合、フレーム同期パターン検出回路54-3は周波数誤差が+700kHz～-700kHzである場合、フレーム同期パターン検出回路54-4は周波数誤差が-700kHz～-1.4MHzである場合、フレーム同期パターン検出回路54-5は周波数誤差が-1.4MHz～-2.1MHzである場合にフレーム同期パターン110を検出する。

## 【0155】

これにより、フレーム同期パターン検出回路54-3は、RFチャンネルに割り当てる帶域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、ローカル発振器（図示せず）の発振周波数を含む所定の周波数範囲内にある中間周波信号（BS-I.F.信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

また、フレーム同期パターン検出回路54-2は、RFチャンネルに割り当てる帶域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出可能な周波数範囲よりも高周波の周波数範囲内にある中間周波信号（BS-I.F.信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

さらに、フレーム同期パターン検出回路54-1は、RFチャンネルに割り当てる帶域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、フレーム同期パターン検出回路54-2がフレーム同期パターン110を検出可能な周波数範囲よりも、より高周波の周波数範囲内にある中間周波信号（BS-I.F.信号）の周波数に対応するように変換された場合に、フレーム同期パターン110を検出することができる。

## 【0156】

## 特平11-284214

また、フレーム同期パターン検出回路54-4は、RFチャンネルに割り当てる  
られる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際、  
フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出可  
能な周波数範囲よりも低周波の周波数範囲内にある中間周波信号（BS-I F信  
号）の周波数に対応するように変換された場合に、フレーム同期パターン110  
を検出することができる。

さらに、フレーム同期パターン検出回路54-5は、RFチャンネルに割り当  
てられる帯域の中心周波数が、ODU（図示せず）によるダウンコンバートの際  
、フレーム同期パターン検出回路54-4がフレーム同期パターン110を検出  
可能な周波数範囲よりも、より低周波の周波数範囲内にある中間周波信号（BS  
-I F信号）の周波数に対応するように変換された場合に、フレーム同期パタ  
ーン110を検出することができる。

## 【0157】

フレーム同期パターン検出回路54-1～54-5は、フレーム同期パターン  
110を検出すると、その旨をタイミング生成回路55に通知する。

## 【0158】

タイミング生成回路55は、フレーム同期パターン検出回路54-1～54-  
5のいずれかからフレーム同期パターン110を検出した旨の通知を受けると、  
この通知によりフレーム同期を確立し、TMCC区間を特定するためのTMCC  
区間信号を生成して周波数誤差演算回路57に送る。

## 【0159】

また、この際、タイミング生成回路55は、フレーム同期パターン検出回路5  
4-1～54-5のうちのどれがフレーム同期パターン110を検出したかを判  
別し、判別結果に基づいて、AFC回路59にRFチャンネルを捕捉するための  
オフセット周波数を通知する。

## 【0160】

より具体的には、タイミング生成回路55は、フレーム同期パターン検出回路  
54-1がフレーム同期パターン110を検出したと判別すると、オフセット周  
波数として+1.75MHzをAFC回路59に通知する。

## 特平11-284214

## 【0161】

一方、タイミング生成回路55は、フレーム同期パターン検出回路54-2がフレーム同期パターン110を検出したと判別すると、オフセット周波数として+1.05MHzをAFC回路59に通知する。

## 【0162】

また一方、タイミング生成回路55は、フレーム同期パターン検出回路54-3がフレーム同期パターン110を検出したと判別すると、オフセット周波数として0MHzをAFC回路59に通知する。

## 【0163】

さらに一方、タイミング生成回路55は、フレーム同期パターン検出回路54-4がフレーム同期パターン110を検出したと判別すると、オフセット周波数として-1.05MHzをAFC回路59に通知する。

## 【0164】

一方、タイミング生成回路55は、フレーム同期パターン検出回路54-5がフレーム同期パターン110を検出したと判別すると、オフセット周波数として-1.75MHzをAFC回路59に通知する。

## 【0165】

AFC回路59は、タイミング生成回路55から通知されたオフセット周波数に応じた位相信号θにより数値制御発振器50を制御して、正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成させる。

## 【0166】

このようにして、オフセット周波数に応じた位相信号θにより規定される正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を用いて、複素演算回路51がベースバンド信号の同相成分I及び直交成分Qに含まれる周波数誤差を除去する。

これにより、捕捉しようとするRFチャンネルの周波数誤差が+/-700kHzの範囲外であった場合には、周波数誤差が+/-350kHzの範囲内となる。

## 【0167】

従って、フレーム同期パターン検出回路54-1～54-5のいずれかでフレ

## 特平11-284214

ーム同期パターン110が検出されると、フレーム同期パターン検出回路54-3でフレーム同期パターンを検出できるように複素演算回路51がベースバンド信号の周波数を変更する。

フレーム同期パターン検出回路54-3は、カバーする帯域の幅が1.4MHzと広いので、安定してRFチャンネルを捕捉することができる。

## 【0168】

この後、位相誤差検出回路56は、帯域制限フィルタ52から受けたI信号DIとQ信号DQに基づいてI-Qベクトル平面上での信号点位置を特定し、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求める。

## 【0169】

位相誤差検出回路56は、求めた位相誤差に応じた位相誤差信号PEDを生成して周波数誤差演算回路57と、ループフィルタ58に送る。

## 【0170】

周波数誤差演算回路57は、タイミング生成回路55から受けたTMCC区間信号によりTMCC区間を特定し、位相誤差検出回路56から受けた位相誤差信号PEDに示されたTMCC区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） $\Delta f$ を求める。

## 【0171】

周波数誤差演算回路57は、求めた誤差周波数 $\Delta f$ をAFC回路59に通知する。

## 【0172】

ループフィルタ58は、位相誤差検出回路56から受けた位相誤差信号PEDを平滑化して位相調整信号L $\Delta f$ とし、AFC回路59に送る。

## 【0173】

AFC回路59は、周波数誤差演算回路57から通知された誤差周波数 $\Delta f$ 及びループフィルタ58から受けた位相調整信号L $\Delta f$ に応じて位相信号θの値を調整し、数値制御発振器50を制御してキャリア（搬送波）を再生する。

これにより、複素演算回路51に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリアの周波数誤差を除去するための正弦波データsi

## 特平11-284214

$n\theta$  及び余弦波データ  $\cos\theta$  を生成して希望周波数のチャンネルを捕捉することができる。

## 【0174】

以上説明したように、この発明の第2の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる5つの周波数範囲に対応してフレーム同期パターン110を検出するフレーム同期パターン検出回路54-1～54-5を備え、ベースバンド信号に大きな周波数誤差が含まれる場合であっても瞬時にフレーム同期パターンを検出することができる。従って、ODUでのダウンコンバートの際に生じる周波数誤差が所定の範囲内 (+/- 2 MHz の範囲内) であれば、瞬時にフレーム同期パターン110を検出することができる。

## 【0175】

そして、フレーム同期パターン検出回路54-1～54-5のいずれかがフレーム同期パターン110を検出すると、広い周波数誤差の範囲でフレーム同期パターンを検出できるフレーム同期パターン検出回路54-3にてフレーム同期を確立するようにオフセット周波数を設定する。

これにより、フレーム同期を素早く確立して、RFチャンネルを短時間で捕捉することができると共に、安定したRFチャンネルの捕捉が可能となる。

## 【0176】

なお、この発明は、BSデジタル放送を受信する場合に限定されず、周波数誤差を含んだベースバンド信号を受信してフレーム同期を確立するための任意の受信装置に適用が可能である。

## 【0177】

## 【発明の効果】

以上の説明のように、この発明は、ベースバンド信号に含まれる周波数誤差が異なる場合に対応してフレーム同期パターンを検出し、素早くフレーム同期を確立することができ、短時間でRFチャンネルを捕捉することができる。

## 【図面の簡単な説明】

## 【図1】

## 特平11-284214

階層化伝送方式のフレーム構成の一例を示す図である。

【図2】

送信側における各変調方式ごとのマッピングを示す模式図である。

【図3】

この発明の第1の実施の形態に係る同期捕捉回路の構成を示す図である。

【図4】

BPSKデマッパがディジタル信号を復元する際に用いるI-Qベクトル平面を示す図である。

【図5】

BPSKデマッパの構成を示す図である。

【図6】

フレーム同期パターン検出回路の構成を示す図である。

【図7】

同期検出回路の構成を示す図である。

【図8】

この発明の第2の実施の形態に係る同期捕捉回路の構成を示す図である。

【図9】

フレーム同期パターン検出回路の構成を示す図である。

【図10】

同期検出回路がフレーム同期パターンを検出するための信号点配置を説明するための図である。

【図11】

同期検出回路の構成を示す図である。

【図12】

フレーム同期パターン検出回路の構成を示す図である。

【図13】

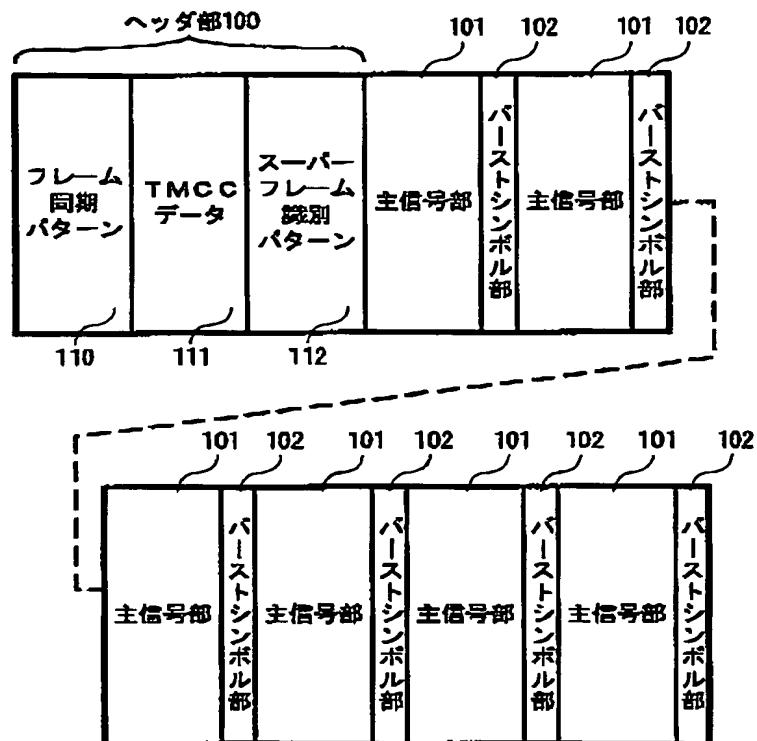
同期検出回路がフレーム同期パターンを検出するための信号点配置を説明するための図である。

【図14】

特平11-284214

## 【書類名】 図面

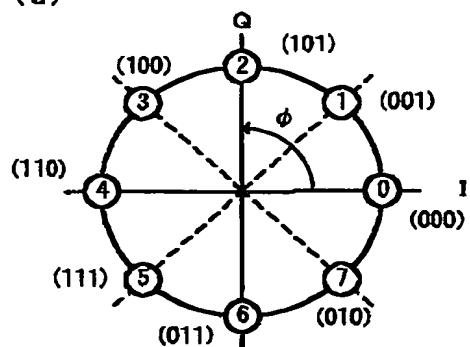
## 【図1】



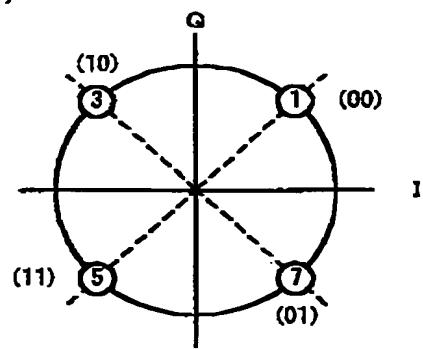
特平11-284214

【図2】

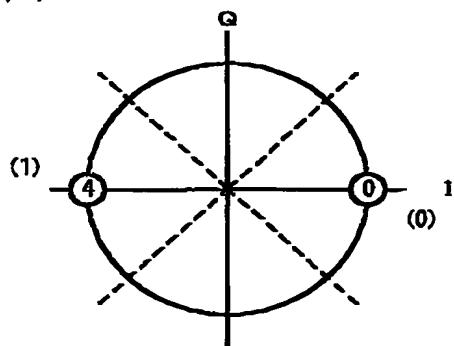
(a)



(b)

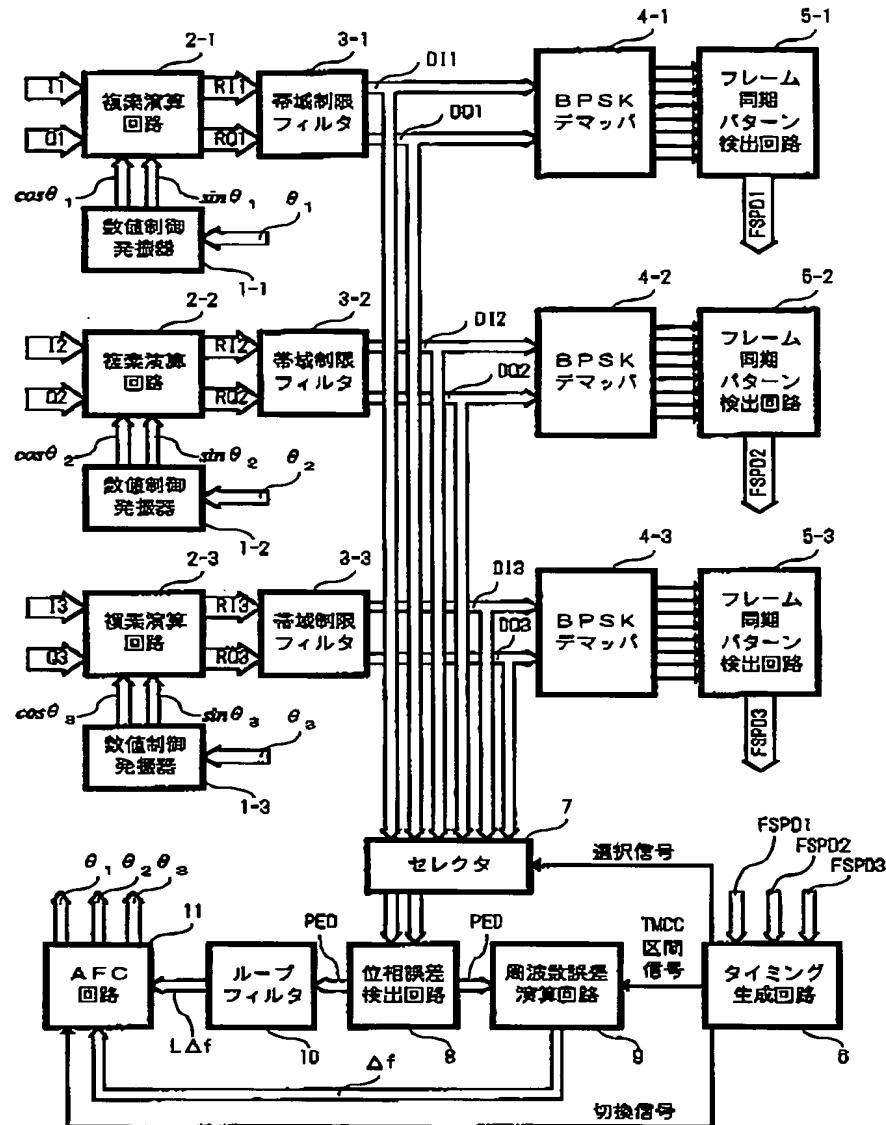


(c)



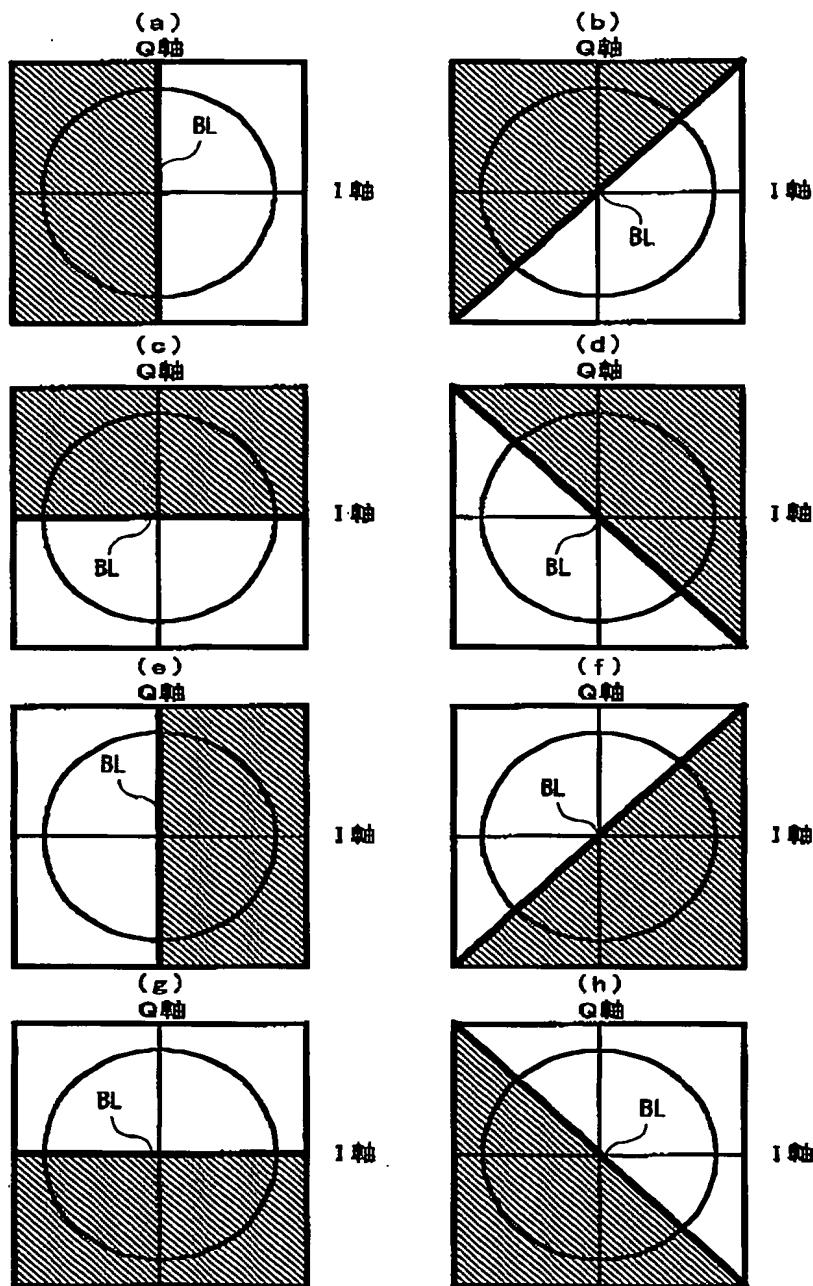
特平11-284214

【図3】



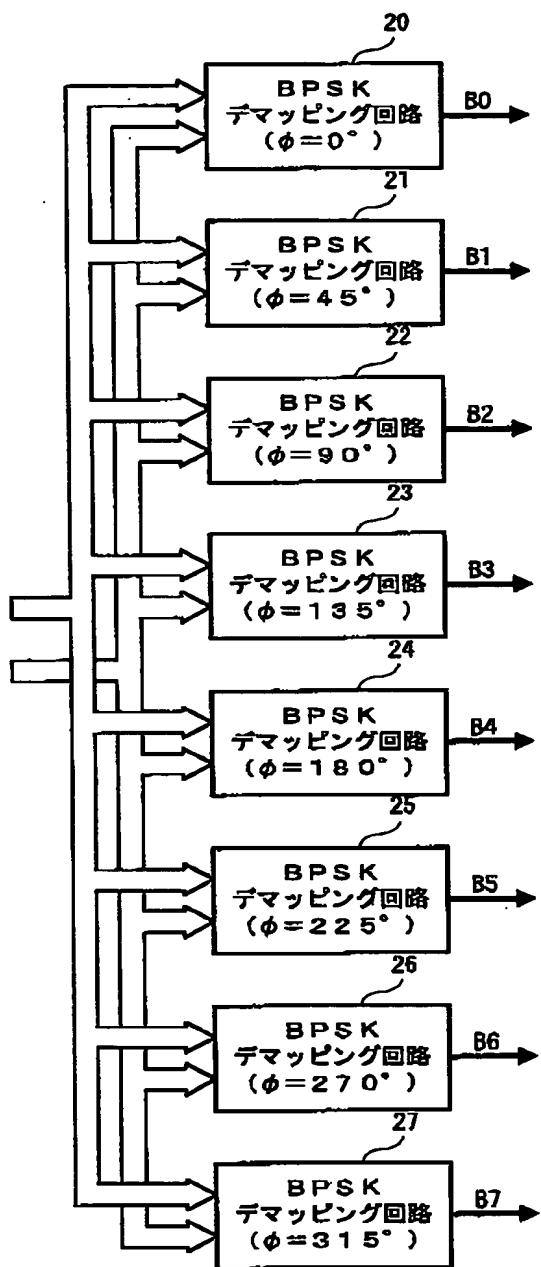
特平11-284214

【図4】



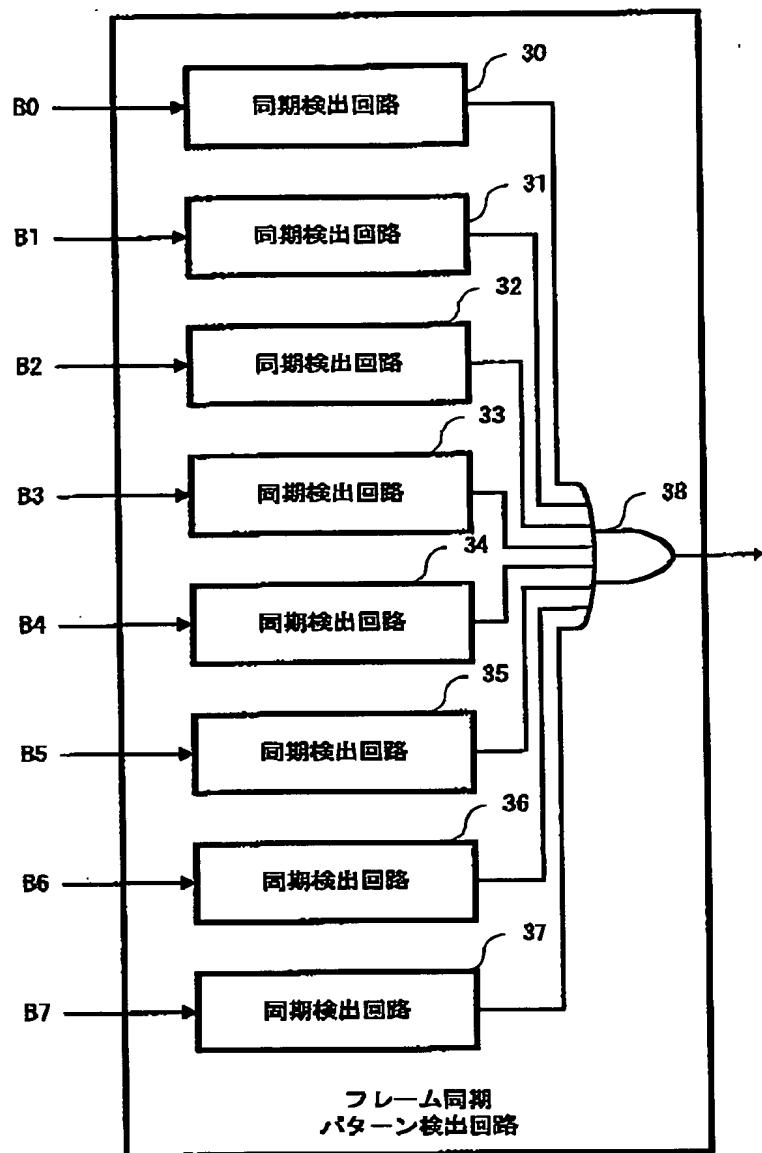
特平11-284214

【図5】



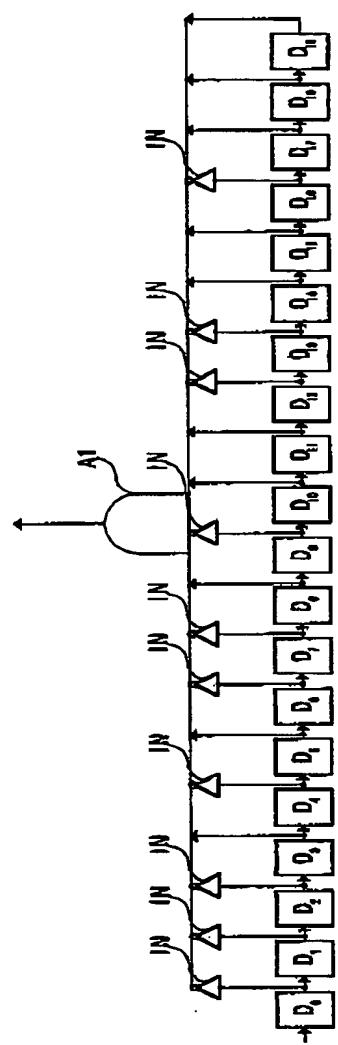
特平11-284214

【図6】



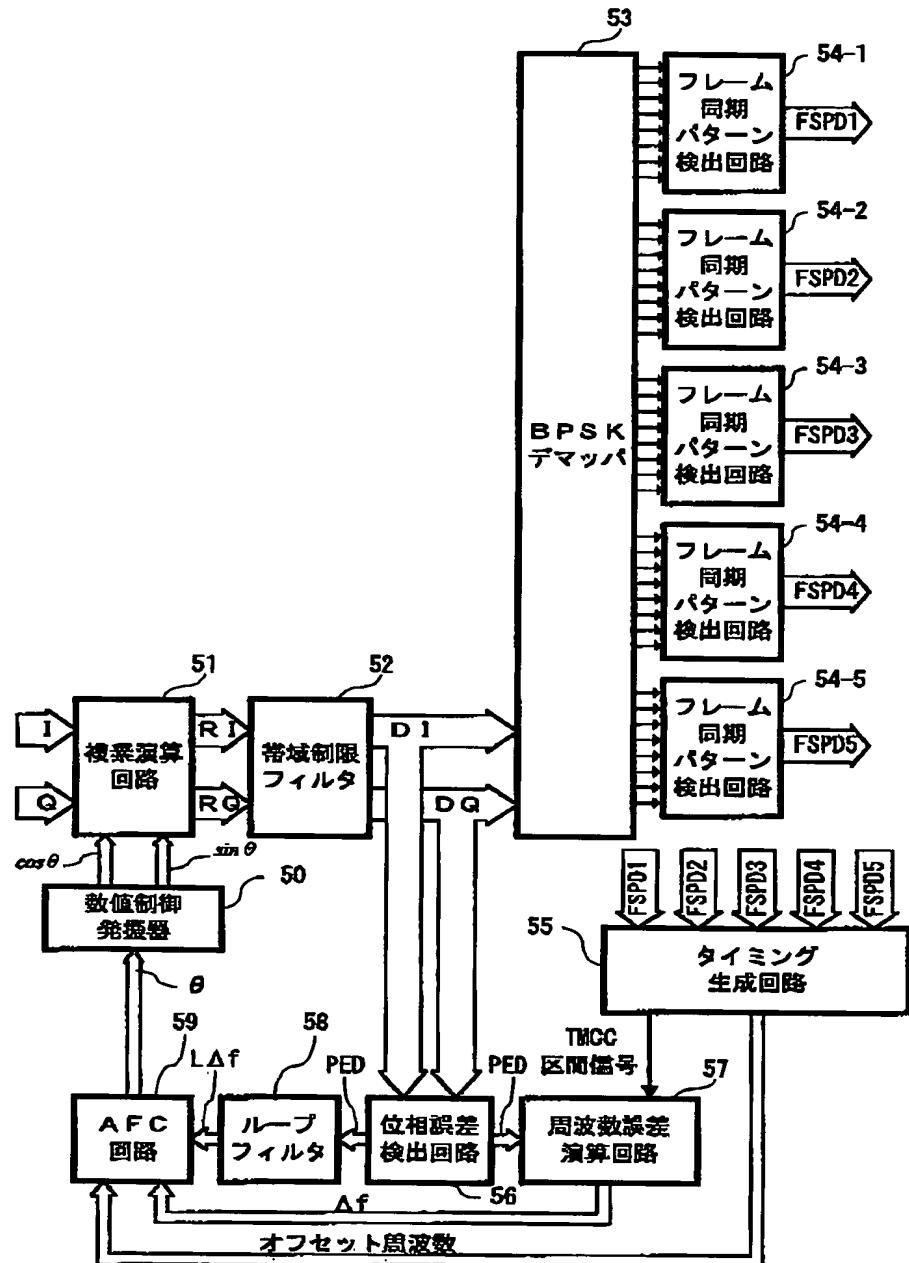
特平11-284214

【図7】



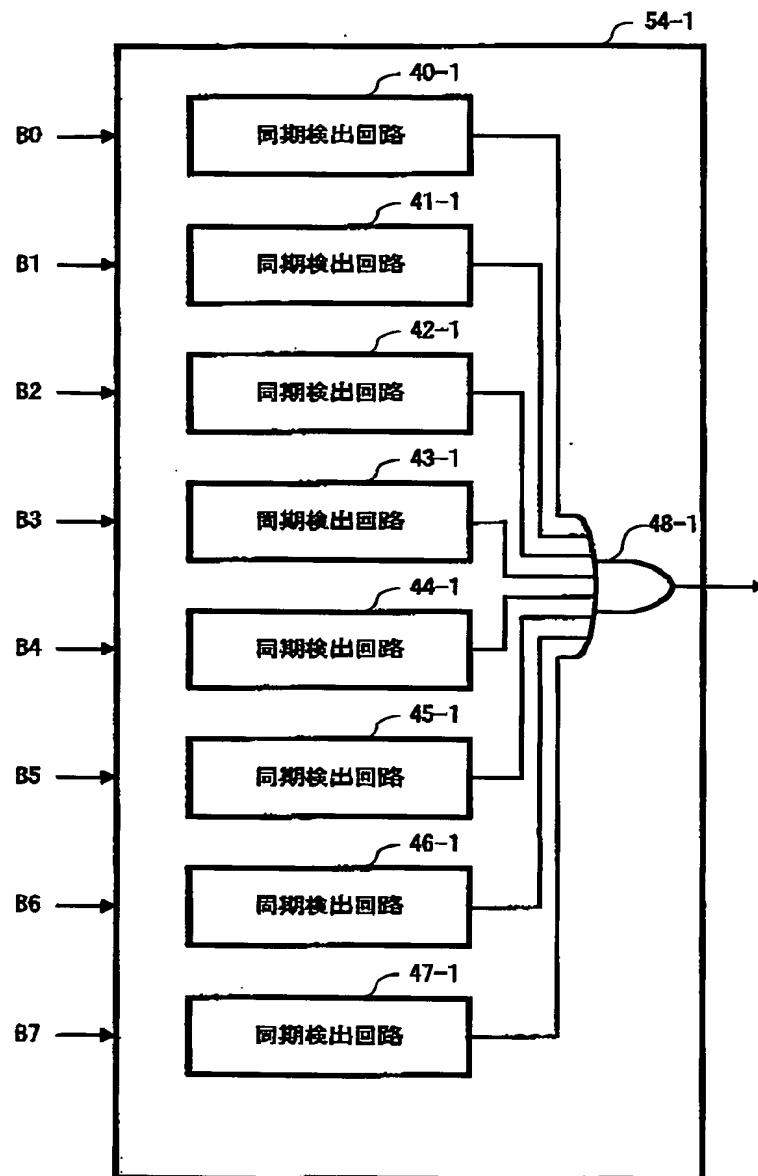
特平11-284214

【図8】



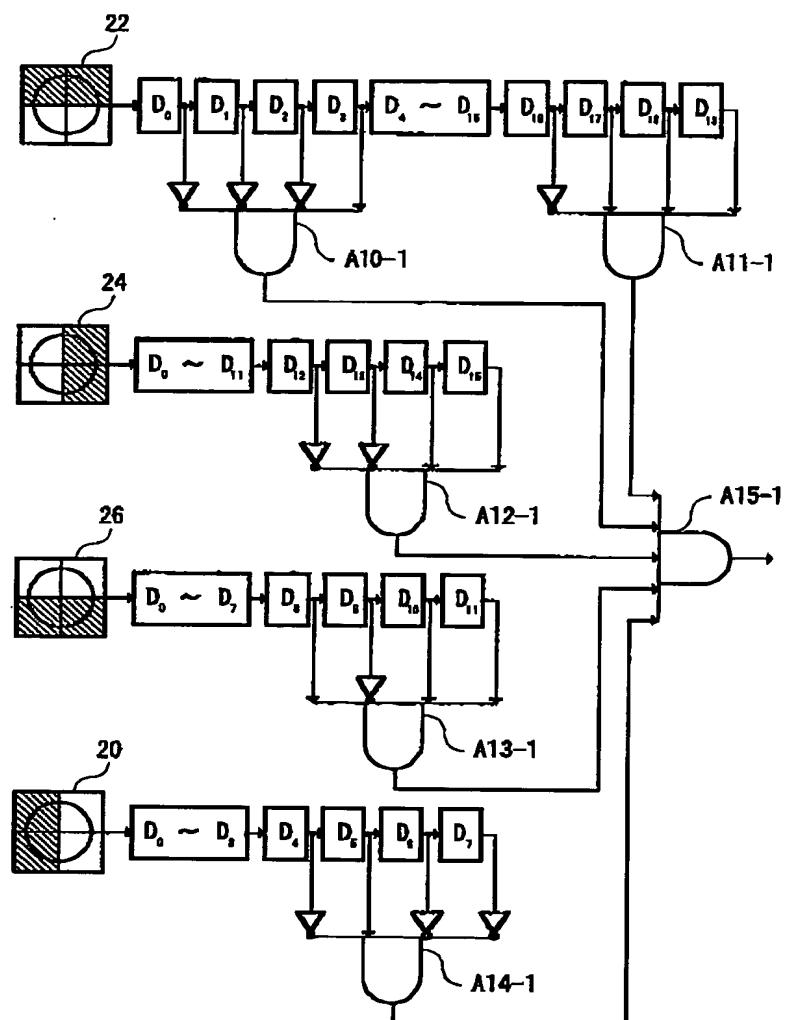
特平11-284214

【図9】



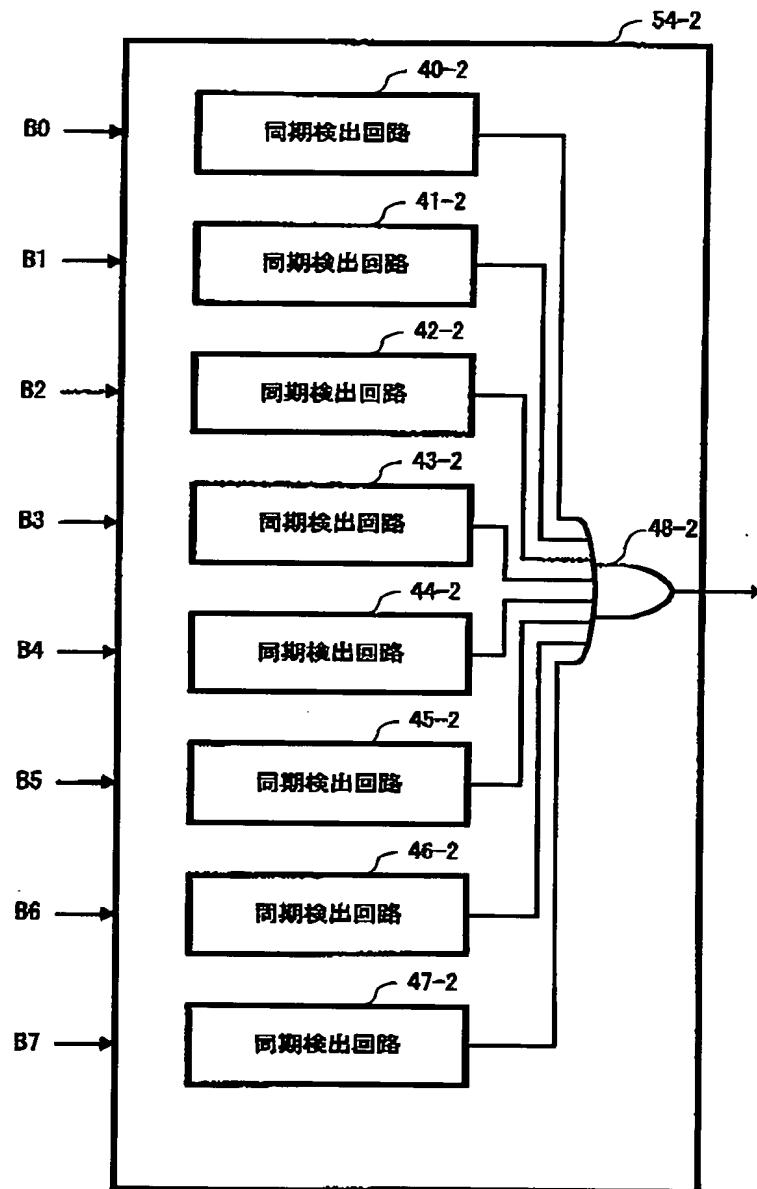
特平11-284214

【図11】



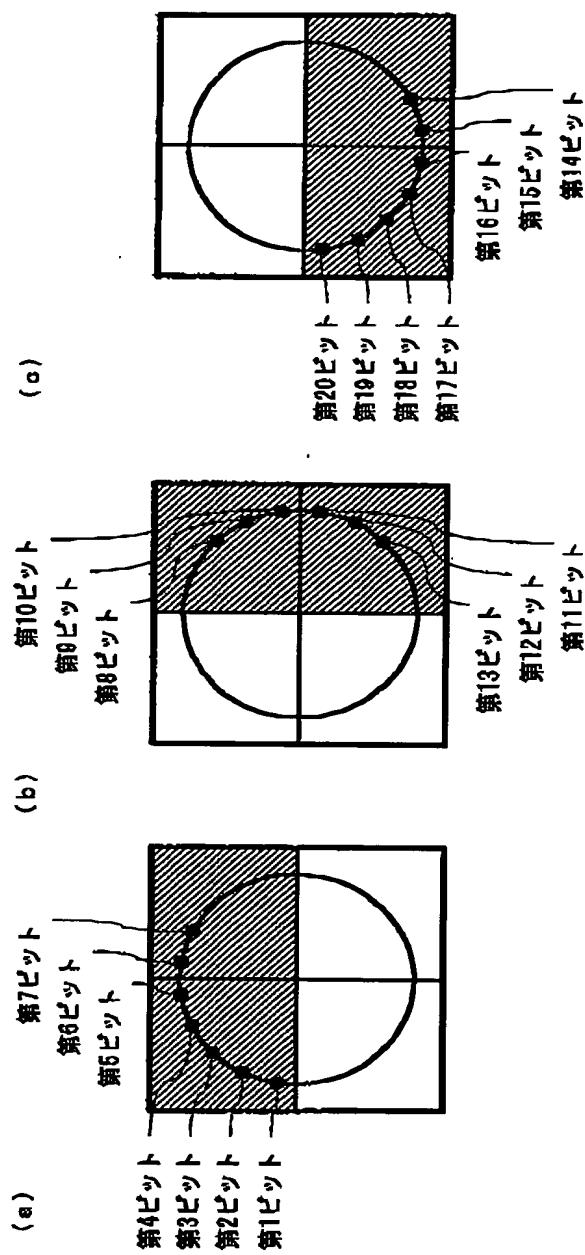
特平11-284214

【図12】



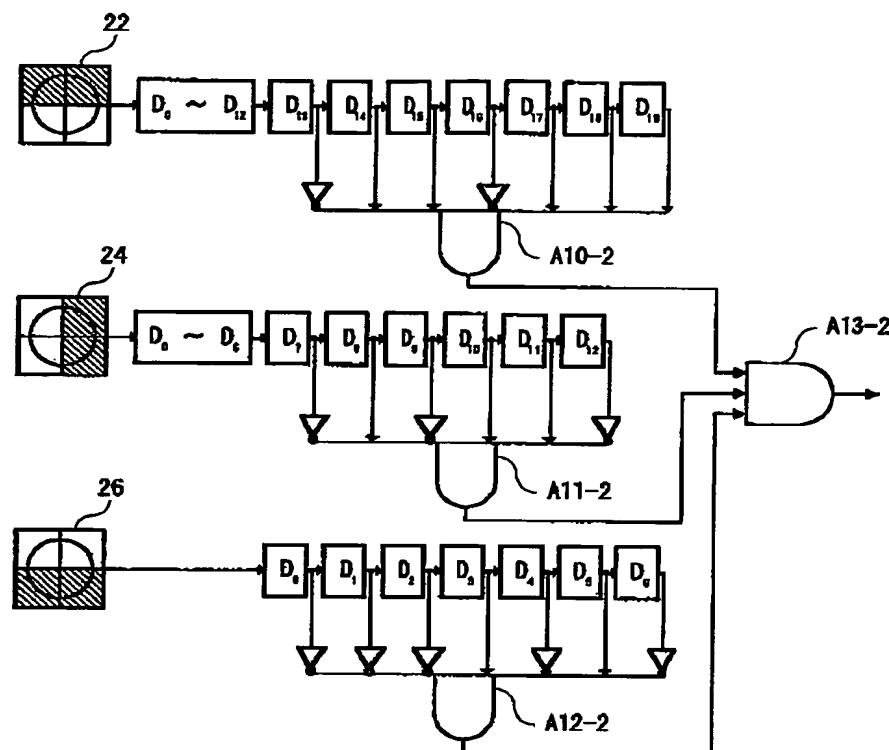
特平11-284214

【図13】

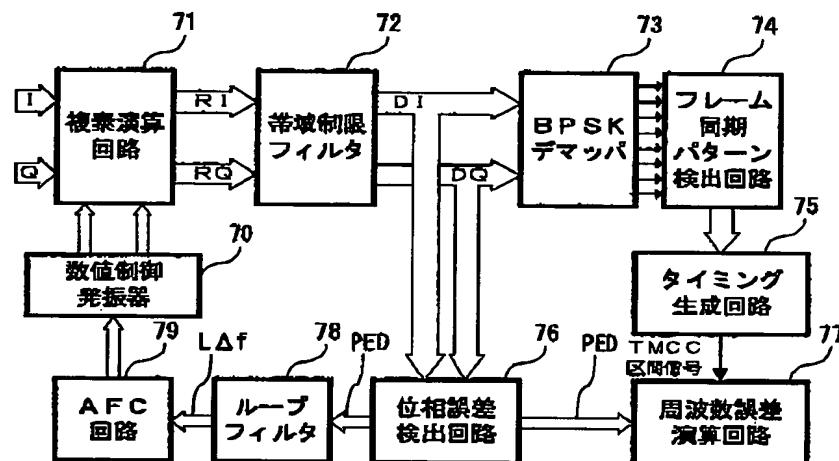


特平11-284214

【図14】

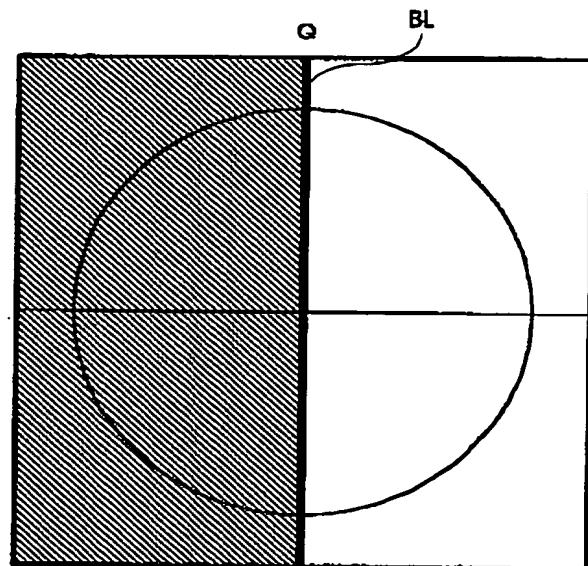


【図15】

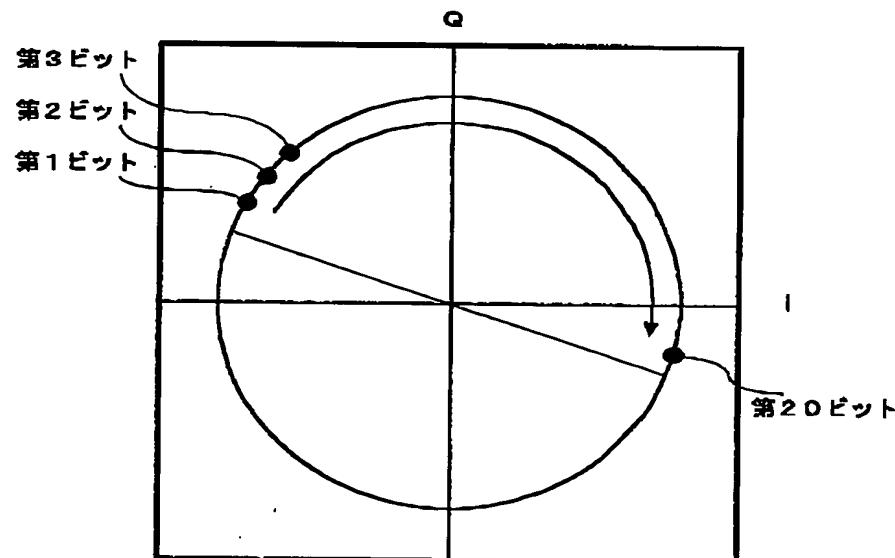


特平11-284214

【図16】



【図17】



特平11-284214

【書類名】 要約書

【要約】

【課題】 フレーム同期を素早く確立して、短時間でRFチャンネルを捕捉する。

【解決手段】 数値制御発振器1-1～1-3と、複素演算回路2-1～2-3と、帯域制限フィルタ3-1～3-3と、セレクタ7と、位相誤差検出回路8と、周波数誤差演算回路9と、ループフィルタ10と、AFC回路11は、複素演算回路2-1～2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア（搬送波）の周波数誤差を除去するためのキャリア再生のループを構成している。タイミング生成回路6は、フレーム同期パターン検出回路5-1～5-3のうちのいずれがフレーム同期パターンを検出したかを判別した結果に応じた選択信号をセレクタ7に送り、切換信号をAFC回路11に送る。この後、ベースバンド信号に含まれる周波数誤差を除去するためのキャリア（搬送波）を再生することで、短時間でRFチャンネルを捕捉する。

【選択図】 図3

特平11-284214

## 認定・付加情報

特許出願の番号 平成11年 特許願 第284214号  
受付番号 59900975016  
書類名 特許願  
担当官 木村 勝美 8848  
作成日 平成11年10月 8日

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】 000003595  
【住所又は居所】 東京都渋谷区道玄坂1丁目14番6号  
【氏名又は名称】 株式会社ケンウッド

## 【代理人】

【識別番号】 100077850  
【住所又は居所】 東京都千代田区神田錦町2丁目7番地 協販ビル  
7階 芦田・木村国際特許事務所

【氏名又は名称】 芦田 哲仁朗

## 【代理人】

【識別番号】 100095407  
【住所又は居所】 東京都千代田区神田錦町2丁目7番地 協販ビル  
7階 芦田・木村国際特許事務所  
【氏名又は名称】 木村 潤

次頁無

特平11-284214

## 出願人履歴情報

識別番号 [000003595]

1. 変更年月日 1994年 9月26日

[変更理由] 住所変更

住 所 東京都渋谷区道玄坂1丁目14番6号

氏 名 株式会社ケンウッド

## 特平11-284214

## 【0066】

セレクタ7は、マルチプレクサ等から構成され、タイミング生成回路6から受けた選択信号に応じて帯域制限フィルタ3-1～3-3のうちのいずれかが出力するI信号DI1～DI3及びQ信号DQ1～DQ3を選択する。セレクタ7は、選択したI信号DIとQ信号DQを位相誤差検出回路8に入力する。

## 【0067】

位相誤差検出回路8は、セレクタ7から受けたI信号DIとQ信号DQに基づいてI-Qベクトル平面上での信号点位置を特定して、信号点位置が示す位相と絶対位相との位相誤差（受信信号位相回転角）を求めるためのものである。

位相誤差検出回路8は、求めた位相誤差に応じた位相誤差信号PEDを生成して周波数誤差演算回路9とループフィルタ10に送る。

## 【0068】

周波数誤差演算回路9は、タイミング生成回路6から受けたTMCC区間信号によりTMCC区間を特定して、位相誤差検出回路8から受けた位相誤差信号PEDに示されたTMCC区間における位相誤差に基づき希望周波数と再生キャリアの周波数との差（誤差周波数） $\Delta f$ を求めるためのものである。

周波数誤差演算回路9は、求めた誤差周波数 $\Delta f$ をAFC回路11に通知する

## 【0069】

ループフィルタ10は、位相誤差検出回路8から受けた位相誤差信号PEDを平滑化するローパスフィルタであり、平滑化した位相誤差信号PEDを位相調整信号 $L\Delta f$ としてAFC回路11に供給する。

## 【0070】

AFC回路11は、周波数誤差演算回路9から受けた誤差周波数 $\Delta f$ 及びループフィルタ10から受けた位相調整信号 $L\Delta f$ に応じた位相信号 $\theta_1 \sim \theta_3$ を生成するためのものである。

AFC回路11は、生成した位相信号 $\theta_1 \sim \theta_3$ を数値制御発振器1-1～1-3に供給して、正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成させる。

## 特平11-284214

## 【0071】

ここで、AFC回路11は、位相信号 $\theta_1$ を、複素演算回路2-1が受信するベースバンド信号に+1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

また、AFC回路11は、位相信号 $\theta_2$ を、複素演算回路2-2が受信するベースバンド信号に周波数誤差が含まれていない場合(周波数誤差が0MHzの場合)に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

さらに、AFC回路11は、位相信号 $\theta_3$ を、複素演算回路2-3が受信するベースバンド信号に-1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のデジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

## 【0072】

以下に、この発明の第1の実施の形態に係る同期捕捉回路の動作を説明する。

この同期捕捉回路は、ベースバンド信号に含まれる周波数誤差が異なる複数の周波数範囲に対応してフレーム同期パターンを検出する複数の受信系統を備えることで、BSデジタル放送用のRFチャンネルを短時間で捕捉することができる回路である。

## 【0073】

この発明の第1の実施の形態に係る同期捕捉回路において、数値制御発振器1-1～1-3と、複素演算回路2-1～2-3と、帯域制限フィルタ3-1～3-3と、セレクタ7と、位相誤差検出回路8と、周波数誤差演算回路9と、ループフィルタ10と、AFC回路11は、複素演算回路2-1～2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリア(搬送波)の周波数誤差を除去するためのキャリア再生のループを構成している。

## 【0074】

すなわち、まず、複素演算回路2-1～2-3は、ODU(図示せず)が受信電波をダウンコンバートしたBS-I/F信号を、ローカル発振器(図示せず)が

## 特平11-284214

生成するB S ディジタル放送用のR F チャンネルに割り当てられた帯域の中心周波数に対応した周波数に固定された局部発振信号を用いて検波することにより得られたベースバンド信号の同相成分Iと直交成分Qを受ける。

ここで、ODUが受信電波をダウンコンバートする際に生じた周波数誤差は、中間周波信号であるB S - I F 信号に現れると共に、ベースバンド信号にも現れる。

## 【0075】

複素演算回路2-1～2-3は、それぞれ数値制御発振器1-1～1-3から受けた正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦データ $\cos \theta_1 \sim \cos \theta_3$ を用いて、数式2に示すような演算を実行して、ベースバンド信号の位相を回転させる。

## 【0076】

## 【数2】

$$R I k = I \times \cos \theta_k - Q \times \sin \theta_k$$

$$R Q k = I \times \sin \theta_k + Q \times \cos \theta_k$$

(k=1～3の整数)

## 【0077】

ここで、AFC回路11は、位相信号 $\theta_1$ を、複素演算回路2-1が受信するベースバンド信号に+1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のディジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

また、AFC回路11は、位相信号 $\theta_2$ を、複素演算回路2-2が受信するベースバンド信号に周波数誤差が含まれていない場合(周波数誤差が0MHzの場合)に、複素演算の結果、送信側で所定のディジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

さらに、AFC回路11は、位相信号 $\theta_3$ を、複素演算回路2-3が受信するベースバンド信号に-1.3MHzの周波数誤差が含まれている場合に、複素演算の結果、送信側で所定のディジタル信号(0又は1)に割り当てられた信号点の位相が回転しないような値に設定する。

## 特平11-284214

## 【0078】

すなわち、AFC回路11は、位相信号 $\theta_1$ を、準同期検波を行うための局部発振信号を生成するローカル発振器（図示せず）の発振周波数よりも高周波である所定の周波数範囲にある中間周波信号（BS-IF信号）により伝送されたベースバンド信号を受信してフレーム同期パターン110を検出できるような値に設定する。

また、AFC回路11は、位相信号 $\theta_2$ を、ローカル発振器（図示せず）の発振周波数と同一の周波数を含む所定の周波数範囲にある中間周波信号（BS-IF信号）により伝送されたベースバンド信号を受信してフレーム同期パターン110を検出できるような値に設定する。

さらに、AFC回路11は、位相信号 $\theta_3$ を、ローカル発振器（図示せず）の発振周波数よりも低周波である所定の周波数範囲にある中間周波信号（BS-IF信号）により伝送されたベースバンド信号を受信してフレーム同期パターン110を検出できるような値に設定する。

## 【0079】

数値制御発振器1-1～1-3は、それぞれAFC回路11から位相信号 $\theta_1$ ～ $\theta_3$ を受けて正弦波データ $\sin\theta_1$ ～ $\sin\theta_3$ 及び余弦波データ $\cos\theta_1$ ～ $\cos\theta_3$ を生成して複素演算回路2-1～2-3に供給する。

## 【0080】

複素演算回路2-1～2-3は、それぞれ得られたI信号RI1～RI3及びQ信号RQ1～RQ3を、帯域制限フィルタ3-1～3-3に入力して帯域を制限し、I信号DI1～DI3及びQ信号DQ1～DQ3とする。

これにより、複素演算回路2-1～2-3は、ベースバンド信号に含まれる周波数誤差が+/-2MHzとなる範囲でフレーム同期パターン110を検出することができるように、ベースバンド信号の周波数を変更することができる。従って、ODUがダウンコンバートする際に生じる周波数誤差が+/-2MHzの範囲内であれば、フレーム同期パターン110を検出してRFチャンネルを捕捉することができる。

## 【0081】

## 特平11-284214

帯域制限フィルタ3-1～3-3から出力されたI信号D I 1～D I 3及びQ信号D Q 1～D Q 3は、それぞれB P S Kデマッパ4-1～4-3に入力されると共に、セレクタ7に入力される。

## 【0082】

セレクタ7は、帯域制限フィルタ3-1～3-3のうちのいずれか1つから受けたI信号D I 1～D I 3及びQ信号D Q 1～D Q 3を選択して位相誤差検出回路8に送る。

## 【0083】

この際、セレクタ7がI信号D I 1～D I 3及びQ信号D Q 1～D Q 3のどれを選択するかは、タイミング生成回路6から受けた選択信号により決定される。

## 【0084】

ここで、タイミング生成回路6が選択信号を出力するまでの動作について説明する。

## 【0085】

まず、帯域制限フィルタ3-1～3-3から出力されたI信号D I 1～D I 3及びQ信号D Q 1～D Q 3がそれぞれB P S Kデマッパ4-1～4-3に入力されると、B P S Kデマッパ4-1～4-3は、B P S Kデマッピング回路20～27により、デジタル信号を復元する。

## 【0086】

この際、B P S Kデマッピング回路20～27は、送信側のI-Qベクトル平面を $\phi = 45^\circ \times n$  ( $n = 0 \sim 7$ の整数)だけ回転させた場合に対応するべくB P S K判定基準境界線B Lの位相を回転させたI-Qベクトル平面上で、受信信号点を特定してデジタル信号に変換する。

## 【0087】

このようにB P S K判定基準境界線B Lの位相を回転させた8通りのI-Qベクトル平面を用いてデジタル信号に変換するのは、以下の理由による。

## 【0088】

すなわち、複数の変調方式が時間分割されてフレームごとに繰り返し伝送される階層化伝送方式では、変調方式の多重構成を示す伝送多重構成識別データであ

## 特平11-284214

るTMCCデータ111は、フレーム同期が確立した後に、フレーム同期パルスによって生成されるタイミングで抽出される。そして、TMCCデータ111が示す変調方式の多重構成を識別することにより変調方式別の処理が可能となる。

## 【0089】

このため、フレーム同期が確立するまでは、8PSK復調も行うことから、数値制御発振器1-1～1-3及びAFC回路11により再生されるキャリア（搬送波）の位相状態によっては、フレーム同期パターンを復調する際に、ベースバンド信号の位相が $\phi = 45^\circ \times n$  ( $n = 0 \sim 7$ の整数)だけ回転する。

## 【0090】

例えば、送信側において、図2(c)に示す信号点配置”0”にビット”0”が割り当てられ、信号点配置”4”にビット”1”が割り当てられたものとする

## 【0091】

この場合、BPSKデマッパー4-1～4-3が帯域制限フィルタ3-1～3-2から受けたI信号DI1～DI3及びQ信号DQ1～DQ3に基づいて特定するビット”0”及び”1”的信号点は、送信側と同様に図2(c)に示す $\phi = 0^\circ$ の信号点配置”0”及び”4”に現れることがある。

しかし、数値制御発振器1-1～1-3及びAFC回路11により再生されるキャリア（搬送波）の位相状態によっては、ビット”0”及び”1”的信号点は、図2(a)に示す $\phi = 45^\circ$ だけ位相が回転した信号点配置”1”及び”5”に現れることがある。また、 $\phi = 90^\circ$ だけ位相が回転した信号点配置”2”及び”6”に現れることがあり、 $\phi = 135^\circ$ だけ位相が回転した信号点配置”0”及び”4”に現れることがある。

## 【0092】

このように、フレーム同期パターン110が復調される際の位相は $\phi = 45^\circ \times n$  ( $n = 0 \sim 7$ の整数)だけ回転することがあり、このような8通りの位相においてフレーム同期パターン110が復調されても確実にこれを検出できるようにする必要がある。

## 【0093】

## 特平11-284214

従って、BPSKデマッパ4-1~4-3は、それぞれ8つのBPSKデマッピング回路20~27を備え、BPSK判定基準境界線BLの位相を回転させた8通りのI-Qベクトル平面を用いてデジタル信号に変換する。

## 【0094】

このようなBPSKデマッパ4-1~4-3により復元されたデジタル信号のビットストリームB0~B7は、それぞれフレーム同期パターン検出回路5-1~5-3に送られる。

## 【0095】

フレーム同期パターン検出回路5-1~5-3は、それぞれ同期検出回路30~37のいずれかがフレーム同期パターン110を検出すると、その旨をタイミング生成回路6に通知する。

## 【0096】

タイミング生成回路6は、フレーム同期パターン検出回路5-1~5-3のいずれかからフレーム同期パターン110を検出した旨の通知を受けると、フレーム同期パターン検出回路5-1~5-3のうちのどれがフレーム同期パターン110を検出したかを判別し、判別結果に応じた選択信号をセレクタ7に送る。

## 【0097】

すなわち、タイミング生成回路6は、フレーム同期パターン検出回路5-1がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-1から出力されたI信号DI1及びQ信号DQ1を選択させる選択信号を送る。また、タイミング生成回路6は、フレーム同期パターン検出回路5-2がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-2から出力されたI信号DI2及びQ信号DQ2を選択させる選択信号を送る。一方、タイミング生成回路6は、フレーム同期パターン検出回路5-3がフレーム同期パターン110を検出したと判別すると、セレクタ7に帯域制限フィルタ3-3から出力されたI信号DI3及びQ信号DQ3を選択させる選択信号を送る。

これにより、タイミング生成回路6は、セレクタ7がI信号DI1~DI3及びQ信号DQ1~DQ3のどれを選択するかを決定するための選択信号を送るこ

## 特平11-284214

とができる。

## 【0098】

また、この際、タイミング生成回路6は、フレーム同期パターン検出回路5-1～5-3からフレーム同期パターン110を検出した旨の通知を受けるタイミングによりフレーム同期を確立する。これに基づいて、タイミング生成回路6は、TMCC区間を特定するためのTMCC区間信号を生成し、周波数誤差演算回路9に送る。

## 【0099】

さらに、この際、タイミング生成回路6は、フレーム同期パターン検出回路5-1～5-3のうちのいずれがフレーム同期パターン110を検出したかを判別した結果に応じた切換信号をAFC回路11に送り、RFチャンネルを捕捉するためのキャリア（搬送波）を再生させる。

## 【0100】

すなわち、タイミング生成回路6は、フレーム同期パターン検出回路5-1がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 $\theta_1$ により数値制御発振器1-1を制御してキャリア（搬送波）を再生させるための切換信号を送る。また、タイミング生成回路6は、フレーム同期パターン検出回路5-2がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 $\theta_2$ により数値制御発振器1-2を制御してキャリア（搬送波）を再生させるための切換信号を送る。一方、タイミング生成回路6は、フレーム同期パターン検出回路5-3がフレーム同期パターン110を検出したと判別すると、AFC回路11に、位相信号 $\theta_3$ により数値制御発振器1-3を制御してキャリア（搬送波）を再生させるための切換信号を送る。

## 【0101】

一方、セレクタ7により選択されたI信号DIとQ信号DQは、位相誤差検出回路8に送られる。

## 【0102】

位相誤差検出回路8は、セレクタ7から受けたI信号DIとQ信号DQに基づいてI-Qベクトル平面上での信号点位置を特定し、信号点位置が示す位相と絶

## 特平11-284214

対位相との位相誤差（受信信号位相回転角）を求める。

## 【0103】

位相誤差検出回路8は、求めた位相誤差に応じた位相誤差信号P E Dを周波数誤差演算回路9とループフィルタ10に送る。

## 【0104】

周波数誤差演算回路9は、タイミング生成回路6から受けたTMCC区間信号によりTMCC区間を特定し、位相誤差検出回路8から受けた位相誤差信号P E Dにより示されるTMCC区間における位相誤差から、希望周波数と再生キャリアの周波数との差（誤差周波数） $\Delta f$ を求める。

## 【0105】

周波数誤差演算回路9は、求めた誤差周波数 $\Delta f$ をAFC回路11に通知する。

## 【0106】

ループフィルタ10は、位相誤差検出回路8から受けた位相誤差信号P E Dを平滑化して位相調整信号L $\Delta f$ とし、AFC回路11に送る。

## 【0107】

AFC回路11は、位相信号 $\theta_1 \sim \theta_3$ のうち、タイミング生成回路6から受けた切換信号に従ったものを、周波数誤差演算回路9から通知された誤差周波数 $\Delta f$ 及びループフィルタ10から受けた位相調整信号L $\Delta f$ に応じて調整して数値制御発振器1-1～1-3のいずれかに供給する。

これにより、複素演算回路2-1～2-3に入力されるベースバンド信号の同相成分Iと直交成分Qに含まれるキャリアの周波数誤差を除去するための正弦波データ $\sin \theta_1 \sim \sin \theta_3$ 及び余弦波データ $\cos \theta_1 \sim \cos \theta_3$ を生成して希望周波数のチャンネルを捕捉することができる。

## 【0108】

以上説明したように、この発明の第1の実施の形態に係る同期捕捉回路によれば、ベースバンド信号に含まれる周波数誤差が異なる3つの周波数範囲に対応してフレーム同期パターン110を検出することができる。従って、ODUでのダウンコンバートの際に生じる周波数誤差が所定の範囲内（+/- 2MHzの範囲

## 特平11-284214

内) であれば、瞬時にフレーム同期パターン110を検出することができる。

これにより、フレーム同期を素早く確立して、RFチャンネルを短時間で捕捉することができる。

## 【0109】

(第2の実施の形態)

次に、この発明の第2の実施の形態に係る同期捕捉回路について説明する。

図8は、この発明の第2の実施の形態に係る同期捕捉回路の構成を示す図である。

図示するように、この同期捕捉回路は、数値制御発振器50と、複素演算回路51と、帯域制限フィルタ52と、BPSKデマッパ53と、フレーム同期パターン検出回路54-1～54-5と、タイミング生成回路55と、位相誤差検出回路56と、周波数誤差演算回路57と、ループフィルタ58と、AFC回路59とを備えている。

## 【0110】

数値制御発振器50は、正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を生成するためのものであり、AFC回路59から受けた位相信号 $\theta$ に応じた正弦波形或いは余弦波形の振幅を示すディジタル信号を生成して複素演算回路51に送る。

## 【0111】

複素演算回路51は、反転回路、乗算器等から構成され、量子化されたベースバンド信号の位相誤差、周波数誤差を除去するための演算を実行するためのものである。

具体的には、複素演算回路51は、位相誤差、周波数誤差を含んだベースバンド信号の同相成分Iと直交成分Qを受けて、数値制御発振器50から受けた正弦波データ $\sin \theta$ 及び余弦波データ $\cos \theta$ を用いて、ベースバンド信号の位相を回転させるための演算を実行して、位相誤差、周波数誤差を除去したI(同相)信号RIとQ(直交)信号RQを生成する。

複素演算回路51は、生成したI信号RIとQ信号RQを帯域制限フィルタ52に送る。

特平11-284214

## 【0112】

帯域制限フィルタ52は、レイズドコサイン特性のデジタルロールオフフィルタ等から構成され、複素演算回路51から受けたI信号RIとQ信号RQの通過帯域を制限して、符号間干渉のないデータ波形を生成するためのものである。帯域制限フィルタ52は、複素演算回路51から受けたI信号RIとQ信号RQの帯域を制限したI信号DIとQ信号DQを生成してBPSKデマッパ53に送る。

また、帯域制限フィルタ52は、I信号DIとQ信号DQを位相誤差検出回路56にも送る。

## 【0113】

BPSKデマッパ53は、BPSK変調されて伝送される20シンボルのフレーム同期パターン110を検出するため、送信側にて施されるBPSKマッピングとは逆に、ベースバンド信号の信号点位置からデジタル信号を復元するためのものである。

このBPSKデマッパ53は、上記第1の実施の形態に係る同期捕捉回路と同様に、8つのBPSKデマッピング回路20～27を備えている。

そして、各BPSKデマッピング回路20～27は、復元したデジタル信号のビットストリームB0～B7をフレーム同期パターン検出回路54-1～54-5に送る。

## 【0114】

フレーム同期パターン検出回路54-1～54-5は、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から出力されるビットストリームB0～B7を受けて、フレーム同期パターン110を検出するためのものである。

## 【0115】

各フレーム同期パターン検出回路54-1～54-5は、それぞれベースバンド信号に含まれる周波数誤差の大きさに応じた周波数範囲でフレーム同期パターン110を検出するためのものである。

すなわち、例えば、フレーム同期パターン検出回路54-1は、ベースバンド

## 特平11-284214

信号に含まれる周波数誤差が+2.1MHz～+1.4MHzである場合に、フレーム同期パターン110を検出する。

## 【0116】

同様に、フレーム同期パターン検出回路54-2は周波数誤差が+1.4MHz～+700kHzである場合、フレーム同期パターン検出回路54-3は周波数誤差が+700kHz～-700kHzである場合、フレーム同期パターン検出回路54-4は周波数誤差が-700kHz～-1.4MHzである場合、フレーム同期パターン検出回路54-5は周波数誤差が-1.4MHz～-2.1MHzである場合に、フレーム同期パターン110を検出する。

## 【0117】

フレーム同期パターン検出回路54-1は、複素演算回路51が受けたベースバンド信号に+2.1MHz～+1.4MHzの周波数誤差が含まれている場合にフレーム同期パターン110を検出するため、図9に示すように、8つの同期検出回路40-1～47-1と、ORゲート48-1とを備えている。

## 【0118】

ここで、ベースバンド信号に含まれる周波数誤差が+2.1MHz～+1.4MHzである場合に正しくフレーム同期パターン110を検出するためには、例えば図10(a)～(e)に示すように、フレーム同期パターン110を示すシンボルを受信している間、すなわち20シンボルを受信する間に、I-Qベクトル平面上のBPSK判定基準境界線LNを4回だけ同一位相方向に回転してあげればよい。

なお、図10(a)～(e)に示す信号点の位置は、送信側にてビット“1”に対して割り当てられたものを示している。

## 【0119】

そこで、フレーム同期パターン検出回路54-1が備える同期検出回路40-1～47-1は、それぞれ、BPSKデマッパ53が備える8つのBPSKデマッピング回路20～27から受ける8通りのビットストリームB0～B7のうちの4つを用いてフレーム同期パターン110を検出する。

## 【0120】

## 特平11-284214

例えば、図10(a)～(e)に示したような順でBPSK判定基準境界線LNを回転させたI-Qベクトル平面を用いて変換されたディジタル信号からフレーム同期パターン110を検出する回路が同期検出回路40-1であるとする。

## 【0121】

この場合、同期検出回路40-1は、図11に示すように、6つのANDゲートA10-1～A15-1を備え、ビットストリームごとに直列に接続された遅延ラッチD<sub>0</sub>～D<sub>19</sub>を備えている。

## 【0122】

この同期検出回路40-1は、図4(c)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路22から受けたビットストリームB2を遅延ラッチD<sub>0</sub>～D<sub>19</sub>により遅延させる。そして、ANDゲートA10-1は、遅延ラッチD<sub>0</sub>～D<sub>3</sub>の状態(D<sub>3</sub>D<sub>2</sub>D<sub>1</sub>D<sub>0</sub>)が(1000)となる場合に高電圧を出力する。また、ANDゲートA11-1は、遅延ラッチD<sub>16</sub>～D<sub>19</sub>の状態(D<sub>19</sub>D<sub>18</sub>D<sub>17</sub>D<sub>16</sub>)が(1110)となる場合に高電圧を出力する。

## 【0123】

また、同期検出回路40-1は、図4(e)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路24から受けたビットストリームB4を遅延ラッチD<sub>0</sub>～D<sub>15</sub>により遅延させる。そして、ANDゲートA12-1は、遅延ラッチD<sub>12</sub>～D<sub>15</sub>の状態(D<sub>15</sub>D<sub>14</sub>D<sub>13</sub>D<sub>12</sub>)が(1100)となる場合に高電圧を出力する。

## 【0124】

また、同期検出回路40-1は、図4(g)に示すI-Qベクトル平面を用いてデマッピングするBPSKデマッピング回路26から受けたビットストリームB6を遅延ラッチD<sub>0</sub>～D<sub>11</sub>により遅延させる。そして、ANDゲートA13-1は、遅延ラッチD<sub>8</sub>～D<sub>11</sub>の状態(D<sub>11</sub>D<sub>10</sub>D<sub>9</sub>D<sub>8</sub>)が(1101)となる場合に高電圧を出力する。

## 【0125】

また、同期検出回路40-1は、図4(a)に示すI-Qベクトル平面を用い